

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

JCS564 U.S. PTO
09/537425
03/27/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

1999年 9月30日

出 願 番 号
Application Number:

平成11年特許願第278357号

出 願 人
Applicant(s):

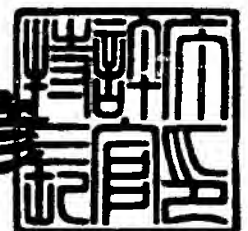
ミノルタ株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年 2月 4日

特許庁長官
Commissioner,
Patent Office

近 藤 隆 彦



出証番号 出証特2000-3003694

【書類名】 特許願

【整理番号】 P990930172

【提出日】 平成11年 9月29日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 27/14

【発明の名称】 固体撮像装置

【請求項の数】 34

【発明者】

【住所又は居所】 大阪府中央区安土町二丁目 3 番 1 3 号 大阪国際ビル
ミノルタ株式会社内

【氏名】 萩原 義雄

【特許出願人】

【識別番号】 000006079

【氏名又は名称】 ミノルタ株式会社

【代理人】

【識別番号】 100085501

【弁理士】

【氏名又は名称】 佐野 静夫

【先の出願に基づく優先権主張】

【出願番号】 平成11年特許願第 86388号

【出願日】 平成11年 3月29日

【手数料の表示】

【予納台帳番号】 024969

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9716119

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 固体撮像装置

【特許請求の範囲】

【請求項 1】 入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と、該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた固体撮像装置において、

前記光電変換手段の動作状態を、前記電気信号を線形的に変換する第 1 状態と、自然対数的に変換する第 2 状態とに切り換え可能としたことを特徴とする固体撮像装置。

【請求項 2】 前記光電変換手段から出力される電気信号を積分するキャパシタを有し、該キャパシタで積分した信号を前記導出路を介して前記出力信号線へ導出することを特徴とする請求項 1 に記載の固体撮像装置。

【請求項 3】 前記積分した信号を前記出力信号線へ出力した後に、前記キャパシタの電荷を放出するリセット手段を有することを特徴とする請求項 2 に記載の固体撮像装置。

【請求項 4】 前記リセット手段が、第 1 電極と第 2 電極と制御電極とを備え、前記キャパシタの一端に第 1 電極が接続されたトランジスタで構成され、

該トランジスタの制御電極に印加する電圧のレベルを変化して該トランジスタを導通させたとき、前記キャパシタに蓄積された電荷が放出されることを特徴とする請求項 3 に記載の固体撮像装置。

【請求項 5】 入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた画素をマトリクス状に配してなる二次元の固体撮像装置において、

各画素の光電変換手段の動作状態を、前記電気信号を線形的に変換する第 1 状態と、自然対数的に変換する第 2 状態とに切り換え可能としたことを特徴とする固体撮像装置。

【請求項 6】 前記各画素が、前記光電変換手段の出力信号を増幅する増幅用トランジスタを有しており、該増幅用トランジスタの出力信号を前記導出路を介して前記出力信号線へ出力することを特徴とする請求項 5 に記載の固体撮像装置

【請求項 7】 前記出力信号線に接続された負荷抵抗又は定電流源を有し、前記負荷抵抗又は定電流源の総数が全面素数より少ないことを特徴とする請求項 6 に記載の固体撮像装置。

【請求項 8】 前記負荷抵抗又は定電流源は、前記出力信号線に接続された第 1 電極と、直流電圧に接続された第 2 電極と、直流電圧に接続された制御電極とを有する抵抗用トランジスタであることを特徴とする請求項 7 に記載の固体撮像装置。

【請求項 9】 前記増幅用トランジスタが N チャネルの MOS トランジスタであり、前記増幅用トランジスタの第 1 電極に印加される直流電圧が、前記抵抗用トランジスタの第 2 電極に接続される直流電圧よりも高電位であることを特徴とする請求項 8 に記載の固体撮像装置。

【請求項 10】 前記増幅用トランジスタが P チャネルの MOS トランジスタであり、前記増幅用トランジスタの第 1 電極に印加される直流電圧が、前記抵抗用トランジスタの第 2 電極に接続される直流電圧よりも低電位であることを特徴とする請求項 8 に記載の固体撮像装置。

【請求項 11】 前記導出路は、全面素の中から所定のものを順次選択し、選択された画素から増幅された信号を出力信号線に導出するスイッチを含むことを特徴とする請求項 5 ～請求項 10 のいずれかに記載の固体撮像装置。

【請求項 12】 前記光電変換手段が、
第 1 電極に直流電圧が印加された光電変換素子と、
第 1 電極と第 2 電極と制御電極とを備え、第 1 電極及び制御電極が光電変換素子の第 2 電極に接続され、光電変換素子からの出力電流が流れ込む第 1 のトランジスタと、

第 1 電極と第 2 電極と制御電極とを備え、第 1 電極に直流電圧が印加されるとともに制御電極が前記第 1 のトランジスタの制御電極に接続され、第 2 電極から電気信号を出力する第 2 のトランジスタとから構成され、

前記第 1 のトランジスタの第 1 電極と第 2 電極の間の電位差を変化させることによって、光電変換手段の動作を、前記第 1 状態と前記第 2 状態とに切り換える

ことができることを特徴とする請求項 1 ～請求項 1 1 のいずれかに記載の固体撮像装置。

【請求項 1 3】 前記光電変換手段が、

第 1 電極に直流電圧が印加された光電変換素子と、

第 1 電極と第 2 電極と制御電極とを備え、第 1 電極が光電変換素子の第 2 電極に接続され、光電変換素子からの出力電流が流れ込むとともに第 2 電極と制御電極が接続された第 1 のトランジスタと、

第 1 電極と第 2 電極と制御電極とを備え、第 1 電極に直流電圧が印加されるとともに制御電極が前記第 1 のトランジスタの第 1 電極に接続され、第 2 電極から電気信号を出力する第 2 のトランジスタとから構成され、

前記第 1 のトランジスタの第 1 電極と第 2 電極の間の電位差を変化させることによって、光電変換手段の動作を、前記第 1 状態と前記第 2 状態とに切り換えることができることを特徴とする請求項 1 ～請求項 1 1 のいずれかに記載の固体撮像装置。

【請求項 1 4】 前記光電変換手段が前記第 1 状態で動作して電気信号を前記出力信号線へ出力した後に前記光電変換手段を初期化するためのリセット手段が設けられたことを特徴とする請求項 1 ～請求項 1 3 のいずれかに記載の固体撮像装置。

【請求項 1 5】 第 1 電極と第 2 電極と制御電極とを備え、第 1 電極が前記第 1、第 2 のトランジスタの制御電極に接続されるとともに第 2 電極が直流電圧に接続された第 3 のトランジスタを有し、

前記光電変換手段が前記第 1 状態で動作して電気信号を前記出力信号線へ出力した後に、第 3 のトランジスタの制御電極に印加する電圧のレベルを変化させて第 3 のトランジスタを導通させ、前記第 1、第 2 のトランジスタに蓄積された電荷を放出させることによって、前記光電変換手段をリセットすることを特徴とする請求項 1 2 又は請求項 1 3 に記載の固体撮像装置。

【請求項 1 6】 前記光電変換手段が、

第 2 電極に直流電圧が印加された光電変換素子と、

第 1 電極と第 2 電極と制御電極とを備え、第 2 電極が前記光電変換素子の第 1

電極に接続された第 1 のトランジスタと、

第 1 電極と第 2 電極と制御電極とを備え、第 1 電極に直流電圧が印加されるとともに制御電極が前記第 1 のトランジスタの第 2 電極に接続され、第 2 電極から電気信号を出力する第 2 のトランジスタと、から構成され、

前記第 1 のトランジスタの制御電極に与える電圧を変化させることによって、光電変換手段の動作を、前記第 1 状態と前記第 2 状態とに切り替えることができることを特徴とする請求項 1 ～請求項 1 1 のいずれかに記載の固体撮像装置。

【請求項 1 7】 第 1 電極と第 2 電極と制御電極とを備え、第 1 電極が前記第 1 のトランジスタの第 2 電極に接続されるとともに第 2 電極が前記光電変換素子の第 1 電極に接続されることによって、前記第 1 のトランジスタ及び前記光電変換素子と直列に接続された第 3 のトランジスタを有し、

前記光電変換手段を前記第 1 状態で動作させる場合は、前記第 3 のトランジスタを常に導通状態にし、

前記光電変換手段を前記第 2 状態で動作させる場合は、撮像動作させるときは前記第 3 のトランジスタを導通状態にし、又、各画素の感度のバラツキを検出するときは前記第 3 のトランジスタを非導通状態にすることを特徴とする請求項 1 6 に記載の固体撮像装置。

【請求項 1 8】 画素をマトリクス状に配してなる二次元の固体撮像装置において、

各画素が、

フォトダイオードと、

該フォトダイオードの一方の電極に第 1 電極とゲート電極が接続された第 1 MOS トランジスタと、

該第 1 MOS トランジスタのゲート電極にゲート電極が接続された第 2 MOS トランジスタと、

前記第 1 MOS トランジスタのゲート電極に第 1 電極が接続され、第 2 電極が直流電圧に接続されるとともに、ゲート電極に入力される電圧のレベルの切り換えによって、前記第 1 MOS トランジスタのゲート電極に蓄積された電荷を放出してリセットする第 3 MOS トランジスタとを有し、

前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第 2 MOS トランジスタの第 2 電極から出力させるときは、前記第 1 MOS トランジスタを閾値以下のサブスレッショルド領域で動作させ、

一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第 2 MOS トランジスタの第 2 電極から出力させるときは、前記第 1 MOS トランジスタの第 2 電極と前記フォトダイオードの他方の電極の電位を接近させることにより前記第 1 MOS トランジスタを不動作状態とするとともに、電気信号を出力した後、前記第 3 MOS トランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第 3 MOS トランジスタを導通させて、少なくとも前記第 1 MOS トランジスタの第 1 電極及びゲート電極に蓄積された電荷を放出してリセットすることを特徴とする固体撮像装置。

【請求項 1 9】 画素をマトリクス状に配してなる二次元の固体撮像装置において、

各画素が、

フォトダイオードと、

該フォトダイオードの一方の電極に第 1 電極が接続され、第 2 電極とゲート電極が同一の直流電圧に接続された第 1 MOS トランジスタと、

該第 1 MOS トランジスタの第 1 電極にゲート電極が接続された第 2 MOS トランジスタと、

前記第 1 MOS トランジスタの第 1 電極に第 1 電極が接続され、第 2 電極が直流電圧に接続されるとともに、そのゲート電極に入力する電圧のレベルを切り換えることによって、前記第 1 MOS トランジスタの第 1 電極に蓄積された電荷を放出してリセットする第 3 MOS トランジスタとを有し、

前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第 2 MOS トランジスタの第 2 電極から出力させるときは、前記第 1 MOS トランジスタを閾値以下のサブスレッショルド領域で動作させ、

一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第 2 MOS トランジスタの第 2 電極から出力させるときは、前記第 1 MOS トランジスタの第 2 電極と前記フォトダイオードの他方の電極の電位を接近させるこ

とにより前記第 1 MOS トランジスタを不動作状態とするとともに、電気信号を出力した後、前記第 3 MOS トランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第 3 MOS トランジスタを導通させて、少なくとも前記第 1 MOS トランジスタの第 1 電極及び前記第 2 MOS トランジスタのゲート電極に蓄積された電荷を放出してリセットすることを特徴とする固体撮像装置。

【請求項 2 0】 画素をマトリクス状に配してなる二次元の固体撮像装置において、

各画素が、

フォトダイオードと、

該フォトダイオードの一方の電極に第 1 電極が接続され、ゲート電極が直流電圧に接続された第 1 MOS トランジスタと、

該第 1 MOS トランジスタの第 1 電極にゲート電極が接続された第 2 MOS トランジスタと、

前記第 1 MOS トランジスタの第 1 電極に第 1 電極が接続され、第 2 電極が直流電圧に接続されるとともに、そのゲート電極に入力する電圧のレベルを切り換えることによって、前記第 1 MOS トランジスタの第 1 電極に蓄積された電荷を放出してリセットする第 3 MOS トランジスタとを有し、

前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第 2 MOS トランジスタの第 2 電極から出力させるときは、前記第 1 MOS トランジスタを閾値以下のサブスレッショルド領域で動作させ、

一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第 2 MOS トランジスタの第 2 電極から出力させるときは、前記第 1 MOS トランジスタの第 2 電極と前記フォトダイオードの他方の電極の電位を接近させることにより前記第 1 MOS トランジスタを不動作状態とするとともに、電気信号を出力した後、前記第 3 MOS トランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第 3 MOS トランジスタを導通させて、少なくとも前記第 1 MOS トランジスタの第 1 電極及び前記第 2 MOS トランジスタのゲート電極に蓄積された電荷を放出してリセットすることを特徴とする固体撮像装

置。

【請求項 2 1】 画素をマトリクス状に配してなる二次元の固体撮像装置において、

各画素が、

フォトダイオードと、

第 1 電極と第 2 電極とゲート電極とを備え、前記フォトダイオードから出力される電気信号が第 2 電極に入力される第 1 MOS トランジスタと、

該第 1 MOS トランジスタの第 2 電極にゲート電極が接続された第 2 MOS トランジスタとを有し、

前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第 2 MOS トランジスタの第 2 電極から出力させるときは、前記第 1 MOS トランジスタを閾値以下のサブスレッショルド領域で動作させ、

一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第 2 MOS トランジスタの第 2 電極から出力させるときは、前記第 1 MOS トランジスタのゲート電極に入力する電圧のレベルを切り換えて前記第 1 MOS トランジスタを非導通状態とするとともに、電気信号を出力した後、前記第 1 MOS トランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第 1 MOS トランジスタを導通させ、前記第 1 MOS トランジスタの第 1 電極に印加される電圧を前記第 2 MOS トランジスタのゲート電極に与えてリセットすることを特徴とする固体撮像装置。

【請求項 2 2】 前記第 1 MOS トランジスタの第 2 電極に第 1 電極が接続され、第 2 電極が前記フォトダイオードの一方の電極に接続された第 3 MOS トランジスタを有し、

前記フォトダイオードから出力される電気信号を線形的に変換して前記第 2 MOS トランジスタの第 2 電極から出力させる場合は、常に前記第 3 MOS トランジスタを導通状態にし、

前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第 2 MOS トランジスタの第 2 電極から出力させる場合は、撮像させるときは前記第 3 MOS トランジスタを導通状態にし、又、各画素のバラツキを検出するとき

は前記第 3 MOS トランジスタを非導通状態にすることを特徴とする請求項 2 1 に記載の固体撮像装置。

【請求項 2 3】 前記画素が、第 1 電極が前記第 2 MOS トランジスタの第 2 電極に接続され、第 2 電極が出力信号線に接続され、ゲート電極が行選択線に接続された第 5 MOS トランジスタを有することを特徴とする請求項 1 8 ～請求項 2 2 のいずれかに記載の固体撮像装置。

【請求項 2 4】 前記画素が、第 1 電極が直流電圧に接続され、ゲート電極が前記第 2 MOS トランジスタの第 2 電極に接続されるとともに、前記第 2 MOS トランジスタの第 2 電極から出力される出力信号を増幅する第 4 MOS トランジスタを有することを特徴とする請求項 1 8 ～請求項 2 0 のいずれかに記載の固体撮像装置。

【請求項 2 5】 前記画素が、第 1 電極が前記第 4 MOS トランジスタの第 2 電極に接続され、第 2 電極が出力信号線に接続され、ゲート電極が行選択線に接続された第 5 MOS トランジスタを有することを特徴とする請求項 2 4 に記載の固体撮像装置。

【請求項 2 6】 前記画素が、前記第 2 MOS トランジスタの第 2 電極に一端が接続され他端が前記第 1 MOS トランジスタの第 2 電極が接続される信号線に接続されるとともに、前記第 2 MOS トランジスタの第 1 電極にリセット電圧が与えられたときに前記第 2 MOS トランジスタを介してリセットされるキャパシタを有することを特徴とする請求項 2 4 又は請求項 2 5 に記載の固体撮像装置。

【請求項 2 7】 前記第 2 MOS トランジスタの第 1 電極が直流電圧に接続されるとともに、

前記画素が、

前記第 2 MOS トランジスタの第 2 電極に第 1 電極が接続され第 2 電極に直流電圧が接続された第 6 MOS トランジスタと、

前記第 2 MOS トランジスタの第 2 電極に一端が接続され他端が前記第 1 MOS トランジスタの第 2 電極が接続される信号線に接続されるとともに、前記第 6 MOS トランジスタのゲート電極にリセット電圧が与えられたときに前記第 6 MOS トランジスタを介してリセットされるキャパシタと、

を有することを特徴とする請求項 2 4 又は請求項 2 5 に記載の固体撮像装置。

【請求項 2 8】 前記画素が、第 1 電極が直流電圧に接続され、ゲート電極が前記第 2 MOS トランジスタの第 2 電極に接続されるとともに、前記第 2 MOS トランジスタの第 2 電極から出力される出力信号を増幅する第 4 MOS トランジスタを有することを特徴とする請求項 2 1 又は請求項 2 2 に記載の固体撮像装置。

【請求項 2 9】 前記画素が、第 1 電極が前記第 4 MOS トランジスタの第 2 電極に接続され、第 2 電極が出力信号線に接続され、ゲート電極が行選択線に接続された第 5 MOS トランジスタを有することを特徴とする請求項 2 8 に記載の固体撮像装置。

【請求項 3 0】 前記画素が、前記第 2 MOS トランジスタの第 2 電極に一端が接続され他端が直流電圧に接続されるとともに、前記第 2 MOS トランジスタの第 1 電極にリセット電圧が与えられたときに前記第 2 MOS トランジスタを介してリセットされるキャパシタを有することを特徴とする請求項 2 8 又は請求項 2 9 に記載の固体撮像装置。

【請求項 3 1】 前記第 2 MOS トランジスタが前記第 1 MOS トランジスタと逆の極性の MOS トランジスタであることを特徴とする請求項 3 0 に記載の固体撮像装置。

【請求項 3 2】 前記第 2 MOS トランジスタの第 1 電極が直流電圧に接続されるとともに、

前記画素が、

前記第 2 MOS トランジスタの第 2 電極に第 1 電極が接続され第 2 電極に直流電圧が接続された第 6 MOS トランジスタと、

前記第 2 MOS トランジスタの第 2 電極に一端が接続され他端が直流電圧に接続されるとともに、前記第 6 MOS トランジスタのゲート電極にリセット電圧が与えられたときに前記第 6 MOS トランジスタを介してリセットされるキャパシタと、

を有することを特徴とする請求項 2 8 又は請求項 2 9 に記載の固体撮像装置。

【請求項 3 3】 前記第 2 及び第 6 MOS トランジスタが前記第 1 MOS トランジスタと逆の極性の MOS トランジスタであることを特徴とする請求項 3 2 に記載の固体撮像装置。

【請求項 3 4】 前記画素に対し前記出力信号線を介して接続された負荷抵抗又は定電流源を成す MOS トランジスタを備えていることを特徴とする請求項 1 8 ～請求項 3 3 のいずれかに記載の固体撮像装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は固体撮像装置に関するものであり、特に画素を二次元に配置した固体撮像装置に関する。

【0 0 0 2】

【従来の技術】

フォトダイオード等の光電変換素子（感光素子）と、その光電変換素子で発生した光電荷を出力信号線へ取り出す手段とを含む画素をマトリクス状（行列状）に配してなる二次元固体撮像装置は種々の用途に供されている。ところで、このような固体撮像装置は光電変換素子で発生した光電荷を読み出す（取り出す）手段によって CCD 型と MOS 型に大きく分けられる。CCD 型は光電荷をポテンシャルの井戸に蓄積しつつ、転送するようになっており、ダイナミックレンジが狭いという欠点がある。一方、MOS 型はフォトダイオードの p n 接合容量に蓄積した電荷を MOS トランジスタを通して直接読み出すようになっていた。

【0 0 0 3】

ここで、従来の MOS 型固体撮像装置の 1 画素当りの構成を図 2 9 に示し説明する。同図において、PD はフォトダイオードであり、そのカソードが MOS トランジスタ T 1 のゲートと MOS トランジスタ T 2 のドレインに接続されている。MOS トランジスタ T 1 のソースは MOS トランジスタ T 3 のドレインに接続され、MOS トランジスタ T 3 のソースは出力信号線 V_{out} へ接続されている。また MOS トランジスタ T 1 のドレイン及び MOS トランジスタ T 2 のソースには直流電圧 V_{PD} が印加され、フォトダイオードのアノードには直流電圧 V_{PS} が印

加されている。

【0004】

フォトダイオードPDに光が入射すると、光電荷が発生し、その電荷はMOSトランジスタT1のゲートに蓄積される。ここで、MOSトランジスタT3のゲートにパルス信号 ϕV を与えてMOSトランジスタT3をONすると、MOSトランジスタT1のゲートの電荷に比例した電流がMOSトランジスタT1、T3を通して出力信号線へ導出される。このようにして入射光量に比例した出力電流を読み出すことができる。信号読み出し後はMOSトランジスタT3をOFFにしてMOSトランジスタT2をONすることでMOSトランジスタT1のゲート電圧を初期化させることができる。

【0005】

【発明が解決しようとする課題】

このように、従来のMOS型の固体撮像装置は各画素においてフォトダイオードで発生しMOSトランジスタのゲートに蓄積された光電荷をそのまま読み出すものであったからダイナミックレンジが狭く、そのため露光量を精密に制御しなければならず、しかも露光量を精密に制御しても暗い部分が黒くつぶれたり、明るい部分が飽和したりしていた。一方、本出願人は、入射した光量に応じた光電流を発生しうる感光手段と、光電流を入力するMOSトランジスタと、このMOSトランジスタをサブスレッショルド電流が流れうる状態にバイアスするバイアス手段とを備え、光電流を対数圧縮変換するようにした固体撮像装置を提案した（特開平3-192764号公報参照）。このような固体撮像装置は、広いダイナミックレンジを有しているものの、低輝度の場合の特性やS/N比などが十分でないという問題があった。

【0006】

本発明はこのような点に鑑みなされたものであって、高輝度から低輝度までの幅広い被写体を高精細に撮像することのできる固体撮像装置を提供することを目的とする。又、本発明の他の目的は、画素の出力を大きく得ることができる固体撮像装置を提供することにある。又、本発明の他の目的は、S/N比の良好な撮像信号を得ることができる固体撮像装置を提供することにある。更に、本発明の

他の目的は、同一の光電変換手段でダイナミックレンジの広い状態とダイナミックレンジの狭い状態との切換が可能な固体撮像装置を提供することにある。

【0007】

【課題を解決するための手段】

上記の目的を達成するため請求項1に記載の固体撮像装置は、入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と、該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた固体撮像装置において、前記光電変換手段の動作状態を、前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能としたことを特徴とする。

【0008】

このような構成の固体撮像装置によると、被写体の輝度状態及び撮像時の環境に応じて、ダイナミックレンジを変更することができる。例えば、フォトダイオードで発生した光電荷をMOSトランジスタを用いて変換する場合、このMOSトランジスタを閾値以下のサブスレッショルド領域で動作させると、対数変換状態（第2状態）となり、ダイナミックレンジが大きくとれる。しかしながら、低輝度で動く被写体を撮像すると、対数変換動作では、残像が目立つようになる。

【0009】

それは、対数変換動作では、MOSトランジスタがON状態となっていてフォトダイオードの発生する電気信号をリアルタイムで対数変換してMOSトランジスタから出力するが、MOSトランジスタのゲート側の電荷及びこのゲートに接続されたフォトダイオードの寄生容量などに蓄積された電荷が放電されず、前の情報が残るからである。これは、輝度が低い場合に特に目立つ。又、対数変換では、一般に変換出力が小さいので、S/N比（信号／ノイズ比）が悪い。

【0010】

これに対して、MOSトランジスタをOFF状態にしている線形変換状態（第1状態）では、ダイナミックレンジは狭いが、光電変換手段から出力される信号は大きく得られるので、S/N比がよい。又、OFF状態のMOSトランジスタのゲートやフォトダイオードで光電荷が積分されることと、リセットされることにより、前の情報が残らないようにできる。

【 0 0 1 1 】

従って、低輝度から高輝度の広い範囲にわたる被写体の撮像には、光電変換手段を第 2 状態（対数変換）に切り換えて使用し、低輝度の被写体や、輝度範囲の狭い被写体の撮像には、光電変換手段を第 1 状態（線形変換）に切り換えて使用すると良い。

【 0 0 1 2 】

又、請求項 2 に記載の固体撮像装置のように、前記光電変換手段から出力される電気信号を積分するキャパシタを設けるとともに、該キャパシタで積分した信号を出力信号とすることにより、光源の変動成分や高周波のノイズがキャパシタで吸収されて除去される。

【 0 0 1 3 】

請求項 3 に記載の固体撮像装置は、請求項 2 に記載の固体撮像装置において、前記積分した信号を前記出力信号線へ出力した後に、前記キャパシタの電荷を放出するリセット手段を有することを特徴とする。このような固体撮像装置において、そのリセット手段を、例えば、請求項 4 のように、第 1 電極と第 2 電極と制御電極とを備え、前記キャパシタの一端に第 1 電極が接続されたトランジスタで構成すると、該トランジスタの制御電極に印加する電圧のレベルを変化して該トランジスタを導通させることにより、前記キャパシタに蓄積された電荷を簡単に放出することができる。

【 0 0 1 4 】

請求項 5 に記載の固体撮像装置は、入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素の光電変換手段の動作状態を、前記電気信号を線形的に変換する第 1 状態と、自然対数的に変換する第 2 状態とに切り換え可能としたことを特徴とする。

【 0 0 1 5 】

このような固体撮像装置によると、被写体の輝度状態及び撮像時の環境に応じて、ダイナミックレンジを変更することができるデジタルカメラやビデオカメラ

を実現することができる。又、請求項 6 に記載の固体撮像装置のように、前記各画素が、前記光電変換手段の出力信号を増幅する増幅用トランジスタを有し、該増幅用トランジスタの出力信号を前記導出路を介して前記出力信号線へ出力するようになっていると、各画素からの信号が大きく安定した状態で読み出される。

【 0 0 1 6 】

更に、請求項 7 に記載するように、請求項 6 に記載の固体撮像装置において、前記出力信号線に接続されたその総数が全画素数より少ない負荷抵抗又は定電流源を有するような固体撮像装置であっても良い。この負荷抵抗又は定電流源を設けることによって、各画素から出力される電流信号を電圧信号として読み出すことができる。このような固体撮像装置において、請求項 8 に記載するように、前記負荷抵抗又は定電流源は、前記出力信号線に接続された第 1 電極と、直流電圧に接続された第 2 電極と、直流電圧に接続された制御電極とを有するトランジスタであっても良い。

【 0 0 1 7 】

請求項 8 に記載の固体撮像装置において、請求項 9 に記載するように、前記増幅用トランジスタを N チャンネルの MOS トランジスタとすると、前記増幅用トランジスタの第 1 電極に印加される直流電圧を、前記負荷抵抗又は定電流源となるトランジスタの第 2 電極に接続される直流電圧よりも高電位とすればよい。又、請求項 1 0 に記載するように、前記増幅用トランジスタを P チャンネルの MOS トランジスタとすると、前記増幅用トランジスタの第 1 電極に印加される直流電圧を、前記負荷抵抗又は定電流源となるトランジスタの第 2 電極に接続される直流電圧よりも低電位とすればよい。

【 0 0 1 8 】

更に、請求項 5 ～ 1 0 のいずれかに記載の固体撮像装置において、請求項 1 1 に記載するように、前記導出路に、全画素の中から所定のものを順次選択し、選択された画素から増幅された信号を出力信号線に導出するスイッチを設けることによって、各画素から前記出力信号線に出力される信号を順次読み出してシリアルデータとして出力することができる。

【 0 0 1 9 】

請求項 1 2 に記載の固体撮像装置は、請求項 1 ～請求項 1 1 のいずれかに記載の固体撮像装置において、前記光電変換手段が、第 1 電極に直流電圧が印加された光電変換素子と、第 1 電極と第 2 電極と制御電極とを備え、第 1 電極及び制御電極が光電変換素子の第 2 電極に接続され、光電変換素子からの出力電流が流れ込む第 1 のトランジスタと、第 1 電極と第 2 電極と制御電極とを備え、第 1 電極に直流電圧が印加されるとともに制御電極が前記第 1 のトランジスタの制御電極に接続され、第 2 電極から電気信号を出力する第 2 のトランジスタとから構成され、前記第 1 のトランジスタの第 1 電極と第 2 電極の間の電位差を変化させることによって、光電変換手段の動作を、前記第 1 状態と前記第 2 状態とに切り換えることができることを特徴とする。

【 0 0 2 0 】

このような構成の固体撮像装置によると、前記第 1 のトランジスタの第 1 電極と第 2 電極の間の電位差を変えることによって、光電変換手段の動作を、前記第 1 状態と前記第 2 状態とに切り換えて、そのダイナミックレンジの大きさを変更することができる。

【 0 0 2 1 】

請求項 1 3 に記載の固体撮像装置は、請求項 1 ～請求項 1 1 のいずれかに記載の固体撮像装置において、前記光電変換手段が、第 1 電極に直流電圧が印加された光電変換素子と、第 1 電極と第 2 電極と制御電極とを備え、第 1 電極が光電変換素子の第 2 電極に接続され、光電変換素子からの出力電流が流れ込むとともに第 2 電極と制御電極が接続された第 1 のトランジスタと、第 1 電極と第 2 電極と制御電極とを備え、第 1 電極に直流電圧が印加されるとともに制御電極が前記第 1 のトランジスタの第 1 電極に接続され、第 2 電極から電気信号を出力する第 2 のトランジスタとから構成され、前記第 1 のトランジスタの第 1 電極と第 2 電極の間の電位差を変化させることによって、光電変換手段の動作を、前記第 1 状態と前記第 2 状態とに切り換えることができることを特徴とする。

【 0 0 2 2 】

このような構成の固体撮像装置によると、前記第 1 のトランジスタの第 1 電極

と第 2 電極の間の電位差を変えることによって、光電変換手段の動作を、前記第 1 状態と前記第 2 状態とに切り換えて、そのダイナミックレンジの大きさを変更することができる。

【 0 0 2 3 】

請求項 1 4 に記載の固体撮像装置は、請求項 1 ～請求項 1 3 に記載の固体撮像装置において、前記光電変換手段が前記第 1 状態で動作して電気信号を前記出力信号線へ出力した後に、前記光電変換手段を初期化するためのリセット手段が設けられたことを特徴とする。

【 0 0 2 4 】

請求項 1 5 に記載の固体撮像装置は、請求項 1 2 又は請求項 1 3 に記載の固体撮像装置において、第 1 電極と第 2 電極と制御電極とを備え、第 1 電極が前記第 1、第 2 のトランジスタの制御電極に接続されるとともに第 2 電極が直流電圧に接続された第 3 のトランジスタを有し、前記光電変換手段が前記第 1 状態で動作して電気信号を前記出力信号線へ出力した後に、第 3 のトランジスタの制御電極に印加する電圧のレベルを変化させて第 3 のトランジスタを導通させ、前記第 1、第 2 のトランジスタに蓄積された電荷を放出させることによって、前記光電変換手段をリセットすることを特徴とする。

【 0 0 2 5 】

このような固体撮像装置において、前記光電変換手段を前記第 1 状態で動作させたとき、前記光電変換素子からの出力電流に応じて前記第 2 のトランジスタの制御電極の電圧を変化させるために、前記第 1、第 2 のトランジスタに蓄積させた電荷を、前記第 3 のトランジスタによって放出して、光電変換手段をリセットすることができる。

【 0 0 2 6 】

請求項 1 6 に記載の固体撮像装置は、請求項 1 ～請求項 1 1 のいずれかに記載の固体撮像装置において、前記光電変換手段が、第 2 電極に直流電圧が印加された光電変換素子と、第 1 電極と第 2 電極と制御電極とを備え、第 2 電極が前記光電変換素子の第 1 電極に接続された第 1 のトランジスタと、第 1 電極と第 2 電極と制御電極とを備え、第 1 電極に直流電圧が印加されるとともに制御電極が前記

第 1 のトランジスタの第 2 電極に接続され、第 2 電極から電気信号を出力する第 2 のトランジスタと、から構成され、前記第 1 のトランジスタの制御電極に与える電圧を変化させることによって、光電変換手段の動作を、前記第 1 状態と前記第 2 状態とに切り替えることができることを特徴とする。

【 0 0 2 7 】

このような固体撮像装置によると、前記第 1 のトランジスタをサブスレッショルド領域で動作するように該第 1 のトランジスタの制御電極に電圧を与えることによって、前記光電変換手段を第 2 状態（対数変換）で動作させることができる。又、前記第 1 のトランジスタを非導通状態になるように制御電極に電圧を与えることによって、第 2 のトランジスタの制御電極に電荷を蓄積させて、前記光電変換手段を第 1 状態（線形変換）で動作させることができる。

【 0 0 2 8 】

又、請求項 1 7 に記載するように、第 1 電極と第 2 電極と制御電極とを備え、第 1 電極が前記第 1 のトランジスタの第 2 電極に接続されるとともに第 2 電極が前記光電変換素子の第 1 電極に接続されることによって、前記第 1 のトランジスタ及び前記光電変換素子と直列に接続された第 3 のトランジスタを設けて、前記光電変換手段を前記第 1 状態で動作させる場合は、前記第 3 のトランジスタを常に導通状態にし、前記光電変換手段を前記第 2 状態で動作させる場合は、撮像動作させるときは前記第 3 のトランジスタを導通状態にし、又、各画素のバラツキを検出するときは前記第 3 のトランジスタを非導通状態にするようにしても構わない。

【 0 0 2 9 】

このように第 3 のトランジスタを設けたとき、前記光電変換手段を第 1 状態で動作させる場合、撮像動作させるときは前記第 1 のトランジスタを非導通状態にし、又、リセットするときは前記第 1 のトランジスタを導通状態にして前記第 2 のトランジスタの制御電極の電圧をリセットする。又、前記光電変換手段を第 2 状態で動作させる場合、撮像動作させるときは前記第 3 のトランジスタを導通状態にして前記第 1 のトランジスタをサブスレッショルド領域で動作させる。又、この場合、各画素の感度のバラツキを検出するときは前記第 3 のトランジスタを

非導通状態にするとともに、前記第1のトランジスタの第1電極に印加する電圧を変化させて、前記第1のトランジスタの閾値電圧によって生じる各画素の感度のバラツキを検出する。

【0030】

請求項18に記載の固体撮像装置は、画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素が、フォトダイオードと、該フォトダイオードの一方の電極に第1電極とゲート電極が接続された第1MOSトランジスタと、該第1MOSトランジスタのゲート電極にゲート電極が接続された第2MOSトランジスタと、前記第1MOSトランジスタのゲート電極に第1電極が接続され、第2電極が直流電圧に接続されるとともに、ゲート電極に入力される電圧のレベルの切り換えによって、前記第1MOSトランジスタのゲート電極に蓄積された電荷を放出してリセットする第3MOSトランジスタとを有し、前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトランジスタを閾値以下のサブスレッショルド領域で動作させ、一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトランジスタの第2電極と前記フォトダイオードの他方の電極の電位を接近させることにより前記第1MOSトランジスタを不動作状態とするとともに、電気信号を出力した後、前記第3MOSトランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第3MOSトランジスタを導通させて、少なくとも前記第1MOSトランジスタの第1電極及びゲート電極に蓄積された電荷を放出してリセットすることを特徴とする。

【0031】

請求項19に記載の固体撮像装置は、画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素が、フォトダイオードと、該フォトダイオードの一方の電極に第1電極が接続され、第2電極とゲート電極が同一の直流電圧に接続された第1MOSトランジスタと、該第1MOSトランジスタの第1電極にゲート電極が接続された第2MOSトランジスタと、前記第1MOSトランジスタの第1電極に第1電極が接続され、第2電極が直流電圧に接続されるとともに

、そのゲート電極に入力する電圧のレベルを切り換えることによって、前記第 1 MOS トランジスタの第 1 電極に蓄積された電荷を放出してリセットする第 3 MOS トランジスタとを有し、前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第 2 MOS トランジスタの第 2 電極から出力させるときは、前記第 1 MOS トランジスタを閾値以下のサブスレッショルド領域で動作させ、一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第 2 MOS トランジスタの第 2 電極から出力させるときは、前記第 1 MOS トランジスタの第 2 電極と前記フォトダイオードの他方の電極の電位を接近させることにより前記第 1 MOS トランジスタを不動作状態とするとともに、電気信号を出力した後、前記第 3 MOS トランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第 3 MOS トランジスタを導通させて、少なくとも前記第 1 MOS トランジスタの第 1 電極及び前記第 2 MOS トランジスタのゲート電極に蓄積された電荷を放出してリセットすることを特徴とする。

【 0 0 3 2 】

請求項 2 0 に記載の固体撮像装置は、画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素が、フォトダイオードと、該フォトダイオードの一方の電極に第 1 電極が接続され、ゲート電極が直流電圧に接続された第 1 MOS トランジスタと、該第 1 MOS トランジスタの第 1 電極にゲート電極が接続された第 2 MOS トランジスタと、前記第 1 MOS トランジスタの第 1 電極に第 1 電極が接続され、第 2 電極が直流電圧に接続されるとともに、そのゲート電極に入力する電圧のレベルを切り換えることによって、前記第 1 MOS トランジスタの第 1 電極に蓄積された電荷を放出してリセットする第 3 MOS トランジスタとを有し、前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第 2 MOS トランジスタの第 2 電極から出力させるときは、前記第 1 MOS トランジスタを閾値以下のサブスレッショルド領域で動作させ、一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第 2 MOS トランジスタの第 2 電極から出力させるときは、前記第 1 MOS トランジスタの第 2 電極と前記フォトダイオードの他方の電極の電位を接近させることにより前記第 1 MOS トランジスタを不動作状態とするとともに、電気信号を出力した後、前

記第 3 MOS トランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第 3 MOS トランジスタを導通させて、少なくとも前記第 1 MOS トランジスタの第 1 電極及び前記第 2 MOS トランジスタのゲート電極に蓄積された電荷を放出してリセットすることを特徴とする。

【 0 0 3 3 】

請求項 2 1 に記載の固体撮像装置は、画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素が、フォトダイオードと、第 1 電極と第 2 電極とゲート電極とを備えた第 1 MOS トランジスタと、該第 1 MOS トランジスタの第 2 電極にゲート電極が接続された第 2 MOS トランジスタと、前記第 1 MOS トランジスタの第 2 電極に第 1 電極が接続され、第 2 電極が前記補とダイオードの一方の電極に接続された第 3 MOS トランジスタとを有し、前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第 2 MOS トランジスタの第 2 電極から出力させるときは、前記第 1 MOS トランジスタを閾値以下のサブスレッショルド領域で動作させ、一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第 2 MOS トランジスタの第 2 電極から出力させるときは、前記第 1 MOS トランジスタのゲート電極に入力する電圧のレベルを切り換えて前記第 1 MOS トランジスタを非導通状態とするとともに、電気信号を出力した後、前記第 1 MOS トランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第 1 MOS トランジスタを導通させ、前記第 1 MOS トランジスタの第 1 電極に印加される電圧を前記第 2 MOS トランジスタのゲート電極に与えてリセットすることを特徴とする。

【 0 0 3 4 】

請求項 2 2 に記載の固体撮像装置は、請求項 2 1 に記載の固体撮像装置において、前記第 1 MOS トランジスタの第 2 電極に第 1 電極が接続され、第 2 電極が前記フォトダイオードの一方の電極に接続された第 3 MOS トランジスタを有し、前記フォトダイオードから出力される電気信号を線形的に変換して前記第 2 MOS トランジスタの第 2 電極から出力させる場合は、常に前記第 3 MOS トランジスタを導通状態にし、前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第 2 MOS トランジスタの第 2 電極から出力させる場合は、

撮像させるときは前記第 3 MOS トランジスタを導通状態にし、又、各画素のパラツキを検出するときには前記第 3 MOS トランジスタを非導通状態にすることを特徴とする。

【 0 0 3 5 】

請求項 2 3 に記載の固体撮像装置は、請求項 1 8 ～請求項 2 2 のいずれかに記載の固体撮像装置において、前記画素が、第 1 電極が前記第 2 MOS トランジスタの第 2 電極に接続され、第 2 電極が出力信号線に接続され、ゲート電極が行選択線に接続された第 5 MOS トランジスタを有することを特徴とする。

【 0 0 3 6 】

請求項 2 4 に記載の固体撮像装置は、請求項 1 8 ～請求項 2 0 のいずれかに記載の固体撮像装置において、前記画素が、第 1 電極が直流電圧に接続され、ゲート電極が前記第 2 MOS トランジスタの第 2 電極に接続されるとともに、前記第 2 MOS トランジスタの第 2 電極から出力される出力信号を増幅する第 4 MOS トランジスタを有することを特徴とする。このような構成の固体撮像装置において、請求項 2 5 に記載するように、前記画素に、第 1 電極が前記第 4 MOS トランジスタの第 2 電極に接続され、第 2 電極が出力信号線に接続され、ゲート電極が行選択線に接続された第 5 MOS トランジスタを設けて、この第 5 MOS トランジスタを行選択用のスイッチとすることができる。

【 0 0 3 7 】

請求項 2 4 又は請求項 2 5 の固体撮像装置において、請求項 2 6 に記載するように、前記画素に、前記第 2 MOS トランジスタの第 2 電極に一端が接続され他端が前記第 1 MOS トランジスタの第 2 電極が接続される信号線に接続されるとともに、前記第 2 MOS トランジスタの第 1 電極にリセット電圧が与えられたときに前記第 2 MOS トランジスタを介してリセットされるキャパシタを設けても良い。このような構成にすることによって、画素から出力される信号が、一旦キャパシタで積分された信号となるので、光源の変動成分や高周波のノイズがキャパシタで吸収されて除去される。更に、前記第 2 MOS トランジスタの第 1 電極にリセット電圧を与えることによって、前記第 2 MOS トランジスタを介してキャパシタ内の電荷が放出されてリセットされる。

【 0 0 3 8 】

又、請求項 2 7 に記載するように、前記画素において、前記第 2 MOS トランジスタの第 1 電極が直流電圧に接続されるとともに、前記第 2 MOS トランジスタの第 2 電極に第 1 電極が接続され第 2 電極に直流電圧が接続された第 6 MOS トランジスタと、前記第 2 MOS トランジスタの第 2 電極に一端が接続され他端が前記第 1 MOS トランジスタの第 2 電極が接続される信号線に接続されるとともに、前記第 6 MOS トランジスタのゲート電極にリセット電圧が与えられたときに前記第 6 MOS トランジスタを介してリセットされるキャパシタと、を設けても良い。このような構成にすることによって、画素から出力される信号が、一旦キャパシタで積分された信号となるので、光源の変動成分や高周波のノイズがキャパシタで吸収されて除去される。更に、前記第 6 MOS トランジスタのゲート電極にリセット電圧を与えることによって、前記第 6 MOS トランジスタを介してキャパシタ内の電荷が放出されてリセットされる。

【 0 0 3 9 】

請求項 2 1 又は請求項 2 2 に記載の固体撮像装置において、請求項 2 8 に記載するように、前記画素に、前記画素が、第 1 電極が直流電圧に接続され、ゲート電極が前記第 2 MOS トランジスタの第 2 電極に接続されるとともに、前記第 2 MOS トランジスタの第 2 電極から出力される出力信号を増幅する第 4 MOS トランジスタ設けた構成としても構わない。又、このような構成の固体撮像装置において、請求項 2 9 に記載するように、前記画素に、第 1 電極が前記第 4 MOS トランジスタの第 2 電極に接続され、第 2 電極が出力信号線に接続され、ゲート電極が行選択線に接続された第 5 MOS トランジスタを設けても構わない。

【 0 0 4 0 】

又、請求項 2 8 又は請求項 2 9 に記載の固体撮像装置において、請求項 3 0 に記載するように、前記画素に、前記第 2 MOS トランジスタの第 2 電極に一端が接続され他端が直流電圧に接続されるとともに、前記第 2 MOS トランジスタの第 1 電極にリセット電圧が与えられたときに前記第 2 MOS トランジスタを介してリセットされるキャパシタを設けても良い。このような構成にすることによって、画素から出力される信号が、一旦キャパシタで積分された信号となるので、

光源の変動成分や高周波のノイズがキャパシタで吸収されて除去される。更に、前記第2 MOS トランジスタの第1 電極にリセット電圧を与えることによって、前記第2 MOS トランジスタを介してキャパシタ内の電荷が放出されてリセットされる。

【0 0 4 1】

このような構成の固体撮像装置において、請求項 3 1 に記載するように、前記第2 MOS トランジスタが前記第1 MOS トランジスタと逆の極性の MOS トランジスタとしても構わない。

【0 0 4 2】

又、請求項 3 2 に記載するように、前記画素において、前記第2 MOS トランジスタの第1 電極が直流電圧に接続されるとともに、前記画素が、前記第2 MOS トランジスタの第2 電極に第1 電極が接続され第2 電極に直流電圧が接続された第6 MOS トランジスタと、前記第2 MOS トランジスタの第2 電極に一端が接続され他端が直流電圧に接続されるとともに、前記第6 MOS トランジスタのゲート電極にリセット電圧が与えられたときに前記第6 MOS トランジスタを介してリセットされるキャパシタと、を設けても構わない。このような構成にすることによって、画素から出力される信号が、一旦キャパシタで積分された信号となるので、光源の変動成分や高周波のノイズがキャパシタで吸収されて除去される。更に、前記第6 MOS トランジスタのゲート電極にリセット電圧を与えることによって、前記第6 MOS トランジスタを介してキャパシタ内の電荷が放出されてリセットされる。

【0 0 4 3】

このような構成の固体撮像装置において、請求項 3 3 に記載するように、前記第2 及び第6 MOS トランジスタを前記第1 MOS トランジスタと逆の極性の MOS トランジスタとしても構わない。

【0 0 4 4】

請求項 3 4 に記載の固体撮像装置は、請求項 1 8 ～請求項 3 3 のいずれかに記載の固体撮像装置において、前記画素に対し前記出力信号線を介して接続された負荷抵抗又は定電流源を成す MOS トランジスタを備えていることを特徴とする。

【 0 0 4 5 】

【発明の実施の形態】

＜画素構成の第 1 例＞

以下、本発明の固体撮像装置の各実施形態を図面を参照して説明する。図 1 は本発明の一実施形態である二次元の MOS 型固体撮像装置の一部の構成を概略的に示している。同図において、 $G_{11} \sim G_{mn}$ は行列配置（マトリクス配置）された画素を示している。2 は垂直走査回路であり、行（ライン）4-1、4-2、 \dots 、4-n を順次走査していく。3 は水平走査回路であり、画素から出力信号線 6-1、6-2、 \dots 、6-m に導出された光電変換信号を画素ごとに水平方向に順次読み出す。5 は電源ラインである。各画素に対し、上記ライン 4-1、4-2 \dots 、4-n や出力信号線 6-1、6-2 \dots 、6-m、電源ライン 5 だけでなく、他のライン（例えば、クロックラインやバイアス供給ライン等）も接続されるが、図 1 ではこれらについて省略し、図 2 に示す第 1 の実施形態において示している。

【 0 0 4 6 】

出力信号線 6-1、6-2、 \dots 、6-m ごとに N チャンネルの MOS トランジスタ Q2 が図示の如く 1 つずつ設けられている。MOS トランジスタ Q2 のドレインは出力信号線 6-1 に接続され、ソースは最終的な信号線 9 に接続され、ゲートは水平走査回路 3 に接続されている。尚、後述するように各画素内にはスイッチ用の N チャンネルの第 5 MOS トランジスタ T5 も設けられている。ここで、MOS トランジスタ T5 は行の選択を行うものであり、トランジスタ Q2 は列の選択を行うものである。

【 0 0 4 7 】

＜第 1 の実施形態＞

図 1 に示した画素構成の第 1 例の各画素に適用される第 1 の実施形態について、図面を参照して説明する。図 2 は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。

【0048】

図2において、pnフォトダイオードPDが感光部（光電変換部）を形成している。そのフォトダイオードPDのアノードは第1MOSトランジスタT1のドレインとゲート、第2MOSトランジスタT2のゲート、及び第3MOSトランジスタT3のドレインに接続されている。MOSトランジスタT2のソースは行選択用の第5MOSトランジスタのT5のドレインに接続されている。MOSトランジスタのソースは出力信号線6（この出力信号線6は図1の6-1、6-2、・・・、6-mに対応する）へ接続されている。尚、MOSトランジスタT1、T2、T3、T5は、NチャネルのMOSトランジスタでバックゲートが接地されている。

【0049】

又、フォトダイオードPDのカソードには直流電圧VPDが印加されるようになっている。一方、MOSトランジスタT1のソースには信号 ϕ VPSが印加され、MOSトランジスタT2のソースには他端に信号 ϕ VPSが印加されるキャパシタCの一端が接続される。MOSトランジスタT3のソースには直流電圧VRBが印加されるとともに、そのゲートには信号 ϕ VRSが入力される。MOSトランジスタT2のドレインには信号 ϕ Dが入力される。又、MOSトランジスタT5のゲートには信号 ϕ Vが入力される。尚、本実施形態において、信号 ϕ VPSは、2値的に変化するものとし、MOSトランジスタT1、T2をサブスレッショルド領域で動作させるための電圧をローレベルとし、直流電圧VPDと略等しい電圧をハイレベルとする。

【0050】

この実施形態において、信号 ϕ VPSの電圧値を切り換えてMOSトランジスタT1のバイアスを変えることにより、単一の画素において出力信号線6に導出される出力信号をフォトダイオードPDが入射光に応じて出力する電気信号（以下、「光電流」という。）に対して自然対数的に変換させる場合と、線形的に変換させる場合とを実現することができる。以下、これらの各場合について説明する。

【 0 0 5 1 】

(1) 光電流を自然対数的に変換して出力する場合。

まず、信号 ϕ VPS をローレベルとし、MOS トランジスタ T 1, T 2 がサブスレッショルド領域で動作するようにバイアスされているときの動作について、図 2 及び図 3 を用いて説明する。このとき、MOS トランジスタ T 3 のゲートには、ローレベルの信号 ϕ VRS が与えられるので、MOS トランジスタ T 3 は OFF となり、実質的に存在しないことと等価になる。

【 0 0 5 2 】

ところで、フォトダイオード PD は、例えば、図 3 (a) のように、P 型の半導体基板 (以下、「P 型基板」という。) 1 0 に、N 型ウェル層 1 1 を形成するとともに、その N 型ウェル層 1 1 に P 型拡散層 1 2 を設けることによって形成される。又、MOS トランジスタ T 1 は、P 型基板 1 0 に N 型拡散層 1 3, 1 4 を形成し、且つ、その N 型拡散層 1 3, 1 4 間のチャンネル上に順次、酸化膜 1 5 とポリシリコン層 1 6 を形成することによって構成される。ここで、N 型ウェル層 1 1 がフォトダイオード PD のカソード側を形成するとともに、P 型拡散層 1 2 がアノード側を形成する。又、N 型拡散層 1 3, 1 4 が、それぞれ MOS トランジスタ T 1 のドレイン、ソースを形成するとともに、酸化膜 1 5 及びポリシリコン層 1 6 がそれぞれゲート絶縁膜とゲート電極を形成する。このような構成のフォトダイオード PD 及び MOS トランジスタ T 1 のポテンシャルは、信号 ϕ VPS がローレベルのとき、図 3 (b) のようになる。

【 0 0 5 3 】

図 2 の回路において、フォトダイオード PD に光が入射すると光電流が発生し、MOS トランジスタのサブスレッショルド特性により、前記光電流を自然対数的に変換した値の電圧が MOS トランジスタ T 1, T 2 のゲートに発生する。この電圧により、MOS トランジスタ T 2 に電流が流れ、キャパシタ C には前記光電流の積分値を自然対数的に変換した値と同等の電荷が蓄積される。つまり、キャパシタ C と MOS トランジスタ T 2 のソースとの接続ノード a に、前記光電流の積分値を自然対数的に変換した値に比例した電圧が生じることになる。ただし、このとき、MOS トランジスタ T 5 は OFF の状態であるとする。

【 0 0 5 4 】

次に、MOSトランジスタT5のゲートにパルス信号 ϕV を与えて、MOSトランジスタT5をONにすると、キャパシタCに蓄積された電荷が、出力電流として出力信号線6に導出される。この出力信号線6に導出される電流は前記光電流の積分値を自然対数的に変換した値となる。このようにして入射光量の対数値に比例した信号（出力電流）を読み出すことができる。又、信号読み出し後、トランジスタT5をOFFする。この後、トランジスタT5をOFFとするとともに信号 ϕD をローレベルにしてトランジスタT2を通して信号 ϕD の信号線路へキャパシタCに蓄積された電荷を放電することによって、キャパシタC及び接続ノードaの電位が初期化される。このような動作を所定の時間間隔で繰り返すことにより、刻々と変化する被写体像を広いダイナミックレンジで連続的に撮像することができる。尚、このように入射光量に対してその出力電流を自然対数的に変換する場合、信号 ϕVRS は、常にローレベルのままである。

【 0 0 5 5 】

(2) 光電流を線形的に変換して出力する場合。

次に、信号 ϕVPS をハイレベルとしたときの動作について説明する。このとき、フォトダイオードPD及びMOSトランジスタT1のポテンシャルは、図3(c)のようになる。よって、MOSトランジスタT1は実質的にOFF状態となり、MOSトランジスタT1のソース・ドレイン間に電流が流れない。又、MOSトランジスタT3のゲートに与える信号 ϕVRS をローレベルに保ち、MOSトランジスタT3はOFFする。

【 0 0 5 6 】

そして、まず、MOSトランジスタT5をOFFするとともに信号 ϕD をローレベル（信号 ϕVPS よりも低い電位）にするとキャパシタCの電荷がトランジスタT2を通して信号 ϕD の信号線路へ放電され、それによってキャパシタCをリセットして、接続ノードaの電位を例えば直流電圧VPDより低い電位に初期化する。この電位はキャパシタCによって保持される。その後、 ϕD をハイレベル（直流電圧VPDと同じ又は直流電圧VPDに近い電位）に戻す。このような状態において、フォトダイオードPDに光が入射すると光電流が発生する。このとき、M

OSトランジスタT1のバックゲートとゲートとの間やフォトダイオードPDの接合容量などでキャパシタを構成するので、光電流による電荷が主としてMOSトランジスタT1、T2のゲートに蓄積される。よって、MOSトランジスタT1、T2のゲート電圧が前記光電流を積分した値に比例した値になる。

【0057】

今、接続ノードaの電位が直流電圧VPDより低いので、MOSトランジスタT2はONし、MOSトランジスタT2のゲート電圧に応じたドレイン電流がMOSトランジスタT2を流れ、MOSトランジスタT2のゲート電圧に比例した量の電荷がキャパシタCに蓄積される。よって、接続ノードaの電位が前記光電流を積分した値に比例した値になる。次に、MOSトランジスタT5のゲートにパルス信号 ϕV を与えて、MOSトランジスタT5をONにすると、キャパシタCに蓄積された電荷が、出力電流として出力信号線6に導出される。この出力電流は前記光電流の積分値を線形的に変換した値となる。

【0058】

このようにして入射光量に比例した信号（出力電流）を読み出すことができる。又、この後、トランジスタT5をOFFとするとともに信号 ϕD をローレベルにしてトランジスタT2を通して信号 ϕD の信号線路へ放電することによって、キャパシタC及び接続ノードaの電位が初期化される。しかる後、MOSトランジスタT3のゲートにハイレベルの信号 ϕVRS を与えることで、MOSトランジスタT3をONとして、フォトダイオードPD、トランジスタT1のドレイン電圧及びトランジスタT1、T2のゲート電圧を初期化させる。このような動作を所定の時間間隔で繰り返すことにより、刻々と変化する被写体像をS/N比の良好な状態で連続的に撮像することができる。

【0059】

このように、本実施形態においては、簡単な電位操作により同一の画素で複数の出力特性を切り換えることが可能になる。尚、信号を対数変換して出力する状態から線形変換して出力する状態に切り換える際には、まず ϕVPS の電位調整により出力の切り換えを行ってから、MOSトランジスタT3によるMOSトランジスタT1などのリセットを行うことが好ましい。一方、信号を線形変換して出

力する状態から対数変換して出力する状態に切り換える際には、MOSトランジスタT3によるMOSトランジスタT1などのリセットは特に必要ない。これは、MOSトランジスタT1が完全なOFF状態ではないことに起因してMOSトランジスタT1に蓄積されたキャリアは逆極性のキャリアによってうち消されるためである。

【0060】

又、各画素からの信号読み出しは電荷結合素子（CCD）を用いて行うようにしてもかまわない。この場合、図2のMOSトランジスタT5に相当するポテンシャルレベルを可変としたポテンシャルの障壁を設けることにより、CCDへの電荷読み出しを行えばよい。

【0061】

<画素構成の第2例>

図4は本発明の他の実施形態である二次元のMOS型固体撮像装置の一部の構成を概略的に示している。同図において、G11～Gmnは行列配置（マトリクス配置）された画素を示している。2は垂直走査回路であり、行（ライン）4-1、4-2、・・・、4-nを順次走査していく。3は水平走査回路であり、画素から出力信号線6-1、6-2、・・・、6-mに導出された光電変換信号を画素ごとに水平方向に順次読み出す。5は電源ラインである。各画素に対し、上記ライン4-1、4-2・・・、4-nや出力信号線6-1、6-2・・・、6-m、電源ライン5だけでなく、他のライン（例えば、クロックラインやバイアス供給ライン等）も接続されるが、図4ではこれらについて省略し、図6以降の各実施形態において示している。

【0062】

出力信号線6-1、6-2、・・・、6-mごとにNチャネルのMOSトランジスタQ1、Q2が図示の如く1組ずつ設けられている。MOSトランジスタQ1のゲートは直流電圧線7に接続され、ドレインは出力信号線6-1に接続され、ソースは直流電圧VPS'のライン8に接続されている。一方、MOSトランジスタQ2のドレインは出力信号線6-1に接続され、ソースは最終的な信号線9に接続され、ゲートは水平走査回路3に接続されている。

【0063】

画素G11~Gmnには、後述するように、それらの画素で発生した光電荷に基づく信号を出力するNチャネルのMOSトランジスタTaが設けられている。MOSトランジスタTaと上記MOSトランジスタQ1との接続関係は図5(a)のようになる。このMOSトランジスタTaは、第2、第3、第6、第7、第11、及び第12の実施形態では、第4MOSトランジスタT4に、第4、第5、第8~第10、及び第13の実施形態では、第2MOSトランジスタT2に相当する。ここで、MOSトランジスタQ1のソースに接続される直流電圧VPS'と、MOSトランジスタTaのドレインに接続される直流電圧VPD'との関係は $V_{PD'} > V_{PS'}$ であり、直流電圧VPS'は例えばグランド電圧（接地）である。この回路構成は上段のMOSトランジスタTaのゲートに信号が入力され、下段のMOSトランジスタQ1のゲートには直流電圧DCが常時印加される。このため下段のMOSトランジスタQ1は抵抗又は定電流源と等価であり、図5(a)の回路はソースフォロワ型の増幅回路となっている。この場合、MOSトランジスタTaから増幅出力されるのは電流であると考えてよい。

【0064】

MOSトランジスタQ2は水平走査回路3によって制御され、スイッチ素子として動作する。尚、後述するように図6以降の各実施形態の画素内にはスイッチ用のNチャネルの第5MOSトランジスタT5も設けられている。この第5MOSトランジスタT5も含めて表わすと、図5(a)の回路は正確には図5(b)のようになる。即ち、MOSトランジスタT5がMOSトランジスタQ1とMOSトランジスタTaとの間に挿入されている。ここで、MOSトランジスタT5は行の選択を行うものであり、トランジスタQ2は列の選択を行うものである。尚、図4および図5に示す構成は以下に説明する第2の実施形態~第13の実施形態に共通の構成である。

【0065】

図5のように構成することにより信号のゲインを大きく出力することができる。従って、画素がダイナミックレンジ拡大のために感光素子から発生する光電流を自然対数的に変換しているような場合は、そのままでは出力信号が小さいが、

本増幅回路により充分大きな信号に増幅されるため、後続の信号処理回路（図示せず）での処理が容易になる。また、増幅回路の負荷抵抗部分を構成するトランジスタ Q 1 を画素内に設けずに、列方向に配置された複数の画素が接続される出力信号線 6-1、6-2、・・・、6-m ごとに設けることにより、負荷抵抗又は定電流源の数を低減でき、半導体チップ上で増幅回路が占める面積を少なくできる。

【0066】

<第2の実施形態>

図4に示した画素構成の第2例の各画素に適用される第2の実施形態について、図面を参照して説明する。図6は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図2に示す画素と同様の目的で使用する素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0067】

図6に示すように、本実施形態では、図2に示す画素に、接続ノード a にゲートが接続され接続ノード a にかかる電圧に応じた電流増幅を行う第4 MOS トランジスタ T 4 と、この MOS トランジスタ T 4 のソースにドレインが接続された行選択用の第5 MOS トランジスタ T 5 と、接続ノード a にドレインが接続されキャパシタ C 及び接続ノード a の電位の初期化を行う第6 MOS トランジスタ T 6 とが付加された構成となる。MOS トランジスタ T 5 のソースは出力信号線 6（この出力信号線 6 は図4の 6-1、6-2、・・・、6-m に対応する）へ接続されている。尚、MOS トランジスタ T 4 ~ T 6 も、MOS トランジスタ T 1 ~ T 3 と同様に、Nチャネルの MOS トランジスタでバックゲートが接地されている。

【0068】

又、MOS トランジスタ T 2，T 4 のドレインには直流電圧 VPD が印加され、MOS トランジスタ T 5 のゲートには信号 ϕV が入力される。又、MOS トランジスタ T 6 のソースには直流電圧 VRB2 が印加されるとともに、そのゲートには信号 $\phi VRS2$ が入力される。尚、本実施形態において、MOS トランジスタ T 1

～T 3 及びキャパシタ C は、第 1 の実施形態（図 2）と同様の動作を行い、信号 ϕ VPS の電圧値を切り換えて MOS トランジスタ T 1 のバイアスを変えることにより、出力信号線 6 に導出される出力信号を光電流に対して自然対数的に変換させる場合と、線形的に変換させる場合とを実現することができる。以下これらの各場合における動作を説明する。

【 0 0 6 9 】

（1） 光電流を自然対数的に変換して出力する場合。

まず、信号 ϕ VPS をローレベルとし、MOS トランジスタ T 1, T 2 がサブスレッショルド領域で動作するようにバイアスされているときの動作について、説明する。このとき、MOS トランジスタ T 3 のゲートには、第 1 の実施形態と同様にローレベルの信号 ϕ VRS が与えられるので、MOS トランジスタ T 3 は OFF となり、実質的に存在しないことと等価になる。

【 0 0 7 0 】

フォトダイオード PD に光が入射すると光電流が発生し、MOS トランジスタのサブスレッショルド特性により、前記光電流を自然対数的に変換した値の電圧が MOS トランジスタ T 1, T 2 のゲートに発生する。この電圧により、MOS トランジスタ T 2 に電流が流れ、キャパシタ C には前記光電流の積分値を自然対数的に変換した値と同等の電荷が蓄積される。つまり、キャパシタ C と MOS トランジスタ T 2 のソースとの接続ノード a に、前記光電流の積分値を自然対数的に変換した値に比例した電圧が生じることになる。ただし、このとき、MOS トランジスタ T 5, T 6 は OFF 状態である。

【 0 0 7 1 】

次に、MOS トランジスタ T 5 のゲートにパルス信号 ϕ V を与えて、MOS トランジスタ T 5 を ON にすると、MOS トランジスタ T 4 のゲートにかかる電圧に比例した電流が MOS トランジスタ T 4, T 5 を通って出力信号線 6 に導出される。今、MOS トランジスタ T 4 のゲートにかかる電圧は、接続ノード a にかかる電圧であるので、出力信号線 6 に導出される電流は前記光電流の積分値を自然対数的に変換した値となる。

【 0 0 7 2 】

このようにして入射光量の対数値に比例した信号（出力電流）を読み出すことができる。信号読み出し後はMOSトランジスタT5をOFFにするとともに、MOSトランジスタT6のゲートにハイレベルの信号 ϕ VRS2を与えることでMOSトランジスタT6をONとして、キャパシタC及び接続ノードaの電位を初期化させることができる。尚、このように入射光量に対してその出力電流を自然対数的に変換する場合、信号 ϕ VRSは、常にローレベルのままである。

【 0 0 7 3 】

（2） 光電流を線形的に変換して出力する場合。

次に、信号 ϕ VPSをハイレベルとしたときの動作について説明する。このとき、MOSトランジスタT3のゲートにローレベルの信号 ϕ VRSを与えて、MOSトランジスタT3はOFFとする。そして、まず、MOSトランジスタT6のゲートにハイレベルの信号 ϕ VRS2を与えて該MOSトランジスタT6をONすることによりキャパシタCをリセットするとともに、接続ノードaの電位を直流電圧VPDより低い電位VRB2に初期化する。この電位はキャパシタCによって保持される。その後、信号 ϕ VRS2をローレベルとして、MOSトランジスタT6をOFFとする。このような状態において、フォトダイオードPDに光が入射すると光電流が発生する。このとき、MOSトランジスタT1のバックゲートとゲートとの間やフォトダイオードPDの接合容量でキャパシタを構成するので、光電流による電荷がMOSトランジスタT1のゲート及びドレインに蓄積される。よって、MOSトランジスタT1、T2のゲート電圧が前記光電流を積分した値に比例した値になる。

【 0 0 7 4 】

今、接続ノードaの電位が直流電圧VPDより低いので、MOSトランジスタT2はONし、MOSトランジスタT2のゲート電圧に応じたドレイン電流がMOSトランジスタT2を流れ、MOSトランジスタT2のゲート電圧に比例した量の電荷がキャパシタCに蓄積される。よって、接続ノードaの電位が前記光電流を積分した値に比例した値になる。次に、MOSトランジスタT5のゲートにパルス信号 ϕ Vを与えて、MOSトランジスタT5をONにすると、MOSトラン

ジスタT4のゲートにかかる電圧に比例した電流がMOSトランジスタT4、T5を通して出力信号線6に導出される。MOSトランジスタT4のゲートにかかる電圧は、接続ノードaの電圧であるので、出力信号線6に導出される電流は前記光電流の積分値を線形的に変換した値となる。

【0075】

このようにして入射光量に比例した信号（出力電流）を読み出すことができる。信号読み出し後は、まず、MOSトランジスタT5をOFFにするとともに、MOSトランジスタT3のゲートにハイレベルの信号 ϕ VRSを与えることで、MOSトランジスタT3をONとして、フォトダイオードPD、MOSトランジスタT1のドレイン電圧、及びMOSトランジスタT1、T2のゲート電圧を初期化させる。次に、MOSトランジスタT6のゲートにハイレベルの信号 ϕ VRS2を与えることでMOSトランジスタT6をONとして、キャパシタC及び接続ノードaの電位を初期化させる。

【0076】

<第3の実施形態>

第3の実施形態について、図面を参照して説明する。図7は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図6に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0077】

図7に示すように、本実施形態では、MOSトランジスタT2のドレインに信号 ϕ Dを与えることによってキャパシタC及び接続ノードaの電位を初期化するようにし、それによってMOSトランジスタT6を削除した構成となっている。その他の構成は第2の実施形態（図6）と同一である。尚、信号 ϕ Dのハイレベル期間では、キャパシタCで積分が行なわれ、ローレベル期間では、キャパシタCの電荷がMOSトランジスタT2を通して放電され、キャパシタCの電圧及びMOSトランジスタT4のゲートは略クロック ϕ Dのローレベル電圧になる（リセット）。本実施形態では、MOSトランジスタT6を省略できる分、構成がシンプルになる。

【 0 0 7 8 】

この実施形態において、出力電流を光電流に対して自然対数的に変換させる場合は、MOSトランジスタT3をOFF状態に固定し、信号φVPSを直流電圧VPDよりも低い電圧にするとともに、信号φDをハイレベル（例えば、直流電圧VPDと略等しい電圧）にして、光電流の積分値を自然対数的に変換した値と同等の電荷をキャパシタCに蓄積する。そして、所定のタイミングでMOSトランジスタT5をONにして、MOSトランジスタT4のゲートにかかる電圧に比例した電流をMOSトランジスタT4、T5を通して出力信号線6に導出する。

【 0 0 7 9 】

その後、MOSトランジスタT5をOFFするとともに信号φDをローレベル（信号φVPSよりも低い電圧）にすると、キャパシタCの電荷がMOSトランジスタT2を通して信号φDの信号線路へ放電され、それによって、キャパシタC及び接続ノードaの電圧が初期化される。

【 0 0 8 0 】

これに対して、出力電流を光電流に対して線形的に変換させる場合は、まず、MOSトランジスタT3をOFFにして、信号φVPSの電圧を直流電圧VPDと略等しくするとともに信号φDをハイレベルにする。これに先だって、MOSトランジスタT2を用いた初期化動作を行うことによって、第2の実施形態と同様に接続ノードaの直流電圧VPDより低い電圧となっている。このような状態で、光電流の積分値を線形的に変換した値と同等の電荷をキャパシタCに蓄積する。そして、所定のタイミングでMOSトランジスタT5をONにして、MOSトランジスタT4のゲートにかかる電圧に比例した電流をMOSトランジスタT4、T5を通して出力信号線6に導出する。

【 0 0 8 1 】

その後、まず、信号φDをローレベルにしてキャパシタCの電荷をMOSトランジスタT2を通して信号φDの信号線路に放電して、接続ノードaの電圧を信号φVPSの電圧より低い電圧に初期化する。続いて、MOSトランジスタT3をONして、フォトダイオードPD、MOSトランジスタT1のドレイン電圧、及びMOSトランジスタT1、T2のゲート電圧を初期化する。

【0082】

＜第4の実施形態＞

第4の実施形態について、図面を参照して説明する。図8は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図7に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0083】

図8に示すように、本実施形態では、MOSトランジスタT2のドレインに直流電圧VPDが印加されるとともに、キャパシタC及びMOSトランジスタT4を削除した構成となっている。その他の構成は第3の実施形態（図7）と同一である。

【0084】

このような構成の回路において、第3の実施形態と同様に、信号 ϕ VPSの電圧値を切り換えてMOSトランジスタT1のバイアスを変えることにより、出力信号線6に導出される出力信号を光電流に対して自然対数的に変換させる場合と、線形的に変換させる場合とを実現することができる。

【0085】

このように信号 ϕ VPSの電圧値を切り換えてMOSトランジスタT2のゲート電圧をフォトダイオードPDで発生する光電流に対して自然対数的に、又は、線形的に変化させることによって、前記光電流に対して自然対数的に、又は、線形的に比例した値のドレイン電流がMOSトランジスタT2を流れる。そして、MOSトランジスタT5のゲートに信号 ϕ Vを与えてONとすると、前記光電流に対して自然対数的に、又は、線形的に比例した値のドレイン電流が、MOSトランジスタT5を通して出力信号線6に導出される。このとき、MOSトランジスタT2及びMOSトランジスタQ1（図4）の導通時抵抗とそれらを流れる電流によって決まるMOSトランジスタQ1のドレイン電圧が、信号として出力信号線6に現れる。このようにして信号が読み出された後、MOSトランジスタT5がOFFになる。入射光量に対して線形的に比例した信号が読み出された場合、この信号を読み出した後、MOSトランジスタT3をONにして、フォトダイオ

ードPD、MOSトランジスタT1のドレイン電圧、及びMOSトランジスタT1, T2のゲート電圧を初期化する。

【0086】

尚、本実施形態では上記第3の実施形態のように、光信号をキャパシタCで一旦積分するというを行わないので、積分時間が不要となり、又、キャパシタCのリセットも不要であるので、その分信号処理の高速化が図れる。又、本実施形態では、第3の実施形態に比し、キャパシタC及びMOSトランジスタT4を省略できる分、構成が更にシンプルになり画素サイズを小さくすることができる。

【0087】

<第5の実施形態>

第5の実施形態について、図面を参照して説明する。図9は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図8に示す画素と同様の目的で使用する素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0088】

図9に示すように、本実施形態では、フォトダイオードPDのカソードに信号 ϕ VPDが入力され、MOSトランジスタT1のソースに直流電圧VPSが印加されるとともに、MOSトランジスタT2のドレインに直流電圧VDDが印加される。その他の構成は第4の実施形態（図8）と同一である。

【0089】

このような構造の画素において、フォトダイオードPDのカソードに与える信号 ϕ VPDを直流電圧VPSより高いハイレベルにして、MOSトランジスタT1, T2をサブスレッショルド領域で動作させる。このとき、MOSトランジスタT5をONにすると、入射光量の対数値に比例した信号（出力電流）を読み出すことができる。又、フォトダイオードPDのカソードに与える信号 ϕ VPDを直流電圧VPSと同等のローレベルにして、MOSトランジスタT5をONにすると、入射光量に比例した信号を読み出すことができる。

【 0 0 9 0 】

このように、本実施形態は、第 4 の実施形態の直流電圧 VPD を信号 ϕ VPD に、信号 ϕ VPS を直流電圧 VPS に変更したものである。よって、上記したように、出力電流を入射光量に対して自然対数的に変換する場合と線形的に変換する場合と切り換えるために、第 4 の実施形態で信号 ϕ VPS のレベルを切り換える代わりに、本実施形態では信号 ϕ VPD を切り換える。それ以外の動作については、第 4 の実施形態における動作と同様である。

【 0 0 9 1 】

< 第 6 の実施形態 >

第 6 の実施形態について、図面を参照して説明する。図 1 0 は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。又、図 1 1 は、画素内の MOS トランジスタ T 1 とフォトダイオード P D の構成を示す断面図と、MOS トランジスタ T 1 のソース、ゲート、ドレインそれぞれのポテンシャルを示す図である。尚、図 7 に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【 0 0 9 2 】

図 1 0 に示すように、本実施形態では、第 3 の実施形態（図 7）のように MOS トランジスタ T 1 のドレインとゲートを接続せずに、ソースとゲートを接続するようにしている。第 3 の実施形態における画素の構造をこのように変更した画素の動作について、図 1 0 及び図 1 1 を使用して説明する。

【 0 0 9 3 】

ところで、フォトダイオード P D は、例えば、図 1 1 (a) のように、P 型基板 1 0 に、N 型ウェル層 1 1 を形成するとともに、その N 型ウェル層 1 1 に P 型拡散層 1 2 を設けることによって形成される。又、MOS トランジスタ T 1 は、P 型基板 1 0 に N 型拡散層 1 3, 1 4 を形成し、且つ、その N 型拡散層 1 3, 1 4 間のチャンネル上に順次、酸化膜 1 5 とポリシリコン層 1 6 を形成することによって構成される。ここで、N 型ウェル層 1 1 がフォトダイオード P D のカソード側を形成するとともに、P 型拡散層 1 2 がアノード側を形成する。又、N 型拡散層 1 3, 1 4 が、それぞれ MOS トランジスタ T 1 のドレイン、ソースを形成

するとともに、酸化膜 1 5 及びポリシリコン層 1 6 がそれぞれゲート絶縁膜とゲート電極を形成する。

【0094】

(1) 光電流を自然対数的に変換して出力する場合。

まず、信号 ϕ VPS を直流電圧 VPD に対して十分低い電圧となるローレベルとしたときの動作について説明する。このようにすることによって、MOS トランジスタ T 1 のソース・ドレイン間の電圧差を大きくして、図 1 1 (b) のようにゲート・ソース間に発生する電圧をスレッシュホールド電圧 V_{TH} より小さくする。このようにすることによって、MOS トランジスタ T 1 がサブスレッシュホールド領域で動作するようにバイアスされているときと同様の状態となる。そのため、フォトダイオード PD に光が入射して光電流が発生すると、MOS トランジスタのサブスレッシュホールド特性により、第 1 の実施形態で説明したように、前記光電流を自然対数的に変換した値の電圧が MOS トランジスタ T 1 の第 1 電極（ここではドレイン）に発生する。

【0095】

その後の動作は、第 3 の実施形態（図 7）と同様の動作を行う。即ち、キャパシタ C に前記光電流を自然対数的に変換した値と同等の電荷が蓄積される。このとき、MOS トランジスタ T 5 を ON にすると、キャパシタ C へ蓄積された電荷に比例した電流が MOS トランジスタ T 4, T 5 を通り、出力信号線 6 へ導出される。このようにして、入射光量の対数値に比例した信号（出力電流）を読み出すことができる。その後、MOS トランジスタ T 5 を OFF するとともに、信号 ϕ D をローレベルにし、キャパシタ C の電荷を MOS トランジスタ T 2 を通して信号 ϕ D の信号線路に放電して、キャパシタ C 及び接続ノード a の電圧を初期化する。又、このように入射光量に対してその出力電流を自然対数的に変換する場合、信号 ϕ VRS は、常にローレベルのままであり、MOS トランジスタ T 3 は OFF となっている。

【0096】

(2) 光電流を線形的に変換して出力する場合。

次に、信号 ϕ VPS を直流電圧 VPD より若干低い電位となるハイレベルとしたと

きの動作について説明する。このとき、MOSトランジスタT1において、ソース、ゲート、ドレインのポテンシャルの関係は、図11(c)のようになり、MOSトランジスタT1は実質的にカットオフ状態となる。よって、MOSトランジスタT1のソース・ドレイン間に電流が流れない。又、MOSトランジスタT3のゲートにローレベルの信号 ϕ_{VRS} を与えて、MOSトランジスタT3はOFFとする。

【0097】

そして、まず、MOSトランジスタT2のドレインにローレベルの信号 ϕ_D を与えることによって、第3の実施形態(図7)と同様に、キャパシタCをリセットするとともに、接続ノードaの電位を直流電圧VPDより低い電位にする。その後、信号 ϕ_D をハイレベルとする。その後の動作については、第3の実施形態と同様の動作を行う。即ち、フォトダイオードPDに光が入射して光電流が発生すると、MOSトランジスタT1のバックゲートとゲートとの間やフォトダイオードPDの接合容量でキャパシタを構成するので、光電流による電荷が主としてMOSトランジスタT1、T2のゲートに蓄積される。よって、MOSトランジスタT1、T2のゲート電圧が前記光電流を積分した値に比例した値になる。

【0098】

今、接続ノードaの電位が直流電圧VPDより低いので、MOSトランジスタT2がONし、MOSトランジスタT2のゲート電圧に応じたドレイン電流がMOSトランジスタT2を流れ、MOSトランジスタT2のゲート電圧に比例した量の電荷がキャパシタCに蓄積される。よって、接続ノードaの電位が前記光電流を積分した値に比例した値になる。このとき、MOSトランジスタT5のゲートにパルス信号 ϕ_V を与えて、MOSトランジスタT5をONにすると、MOSトランジスタT4のゲートにかかる電圧に比例した電流がMOSトランジスタT4、T5を通過して出力信号線6に導出される。

【0099】

このようにして入射光量に比例した信号(出力電流)を画素から読み出すことができる。信号読み出し後は、まず、MOSトランジスタT5をOFFにするとともに、MOSトランジスタT3のゲートにハイレベルの信号 ϕ_{VRS} を与えるこ

とで、MOSトランジスタT3をONとして、フォトダイオードPD、MOSトランジスタT1のドレイン電圧、及びMOSトランジスタT2のゲート電圧を初期化させる。次に、MOSトランジスタT2のドレインにローレベルの信号 ϕD を与えることでMOSトランジスタT2を通してキャパシタCの電荷を放電して、キャパシタC及び接続ノードaの電位を初期化させる。

【0100】

<第7の実施形態>

第7の実施形態について、図面を参照して説明する。図12は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図10に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0101】

図12に示すように、本実施形態では、MOSトランジスタT1のゲートに直流電圧VRGが印加される。このとき、予め直流電圧VRGを信号 ϕVPS よりも若干高くするなどして調整することによって、MOSトランジスタT1のソースとフォトダイオードPDのカソードとの間の電圧差を小さくする。このようにすることによって、MOSトランジスタT1をサブスレッショルド領域で動作させる場合、信号 ϕVPS の電圧を第6の実施形態のように直流電圧VPDに比べて極端に低くしなくても、MOSトランジスタT1のポテンシャルが先の図11(b)で説明したときのものと同様の状態になる。よって、第6の実施形態と比べて、信号 ϕVPS がハイレベルであるときの電圧とローレベルのときの電圧の差が小さくなる。尚、本実施形態において、入射光量又は入射光量の対数値に比例した信号（出力電流）を出力するときの動作は、第6の実施形態（図10）と同様であるので、詳細な説明は省略する。

【0102】

<第8の実施形態>

第8の実施形態について、図面を参照して説明する。図13は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図10に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付し

て、その詳細な説明は省略する。

【0103】

図13に示すように、本実施形態では、MOSトランジスタT2のドレインに直流電圧VPDが印加されるとともに、キャパシタC及びMOSトランジスタT4を削除した構成となっている。その他の構成は第6の実施形態（図10）と同一である。

【0104】

このように、本実施形態の構成と第6の実施形態の構成との関係は、第4の実施形態の構成（図8）と第3の実施形態の構成（図7）との関係と同一である。よって、フォトダイオードPD及びMOSトランジスタT1～T3において、第6の実施形態におけるフォトダイオードPD及びMOSトランジスタT1～T3と同様の動作を行い、又、MOSトランジスタT3、T5において、第4の実施形態におけるMOSトランジスタT3、T5と同様の動作を行う。

【0105】

<第9の実施形態>

第9の実施形態について、図面を参照して説明する。図14は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図13に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0106】

図14に示すように、フォトダイオードPDのカソードに信号 ϕ VPDが入力され、MOSトランジスタT1のソースに直流電圧VPSが印加されるとともに、MOSトランジスタT2のドレインに直流電圧VDDが印加される。又、本実施形態の構成と第8の実施形態（図13）の構成との関係は、第5の実施形態の構成（図9）と第4の実施形態の構成（図8）との関係と同一である。よって、フォトダイオードPDのカソードに与える信号 ϕ VPDを直流電圧VPSより十分高いハイレベルにして、MOSトランジスタT1、T2をサブスレッショルド領域で動作させる。このとき、MOSトランジスタT5をONにすると、入射光量の対数値に比例した信号（出力電流）を読み出すことができる。又、フォトダイオードP

Dのカソードに与える信号 ϕ VPDを直流電圧VPSより若干高い電位となるローレベルにして、MOSトランジスタT1のゲート及びドレインに電荷を蓄積させる。このとき、MOSトランジスタT5をONにすると、入射光量に比例した信号を読み出すことができる。

【0107】

<第10の実施形態>

第10の実施形態について、図面を参照して説明する。図15は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図12に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0108】

図15に示すように、本実施形態では、MOSトランジスタT2のドレインに直流電圧VPDが印加されるとともに、キャパシタC及びMOSトランジスタT4を削除した構成となっている。その他の構成は第7の実施形態（図12）と同一である。

【0109】

このように、本実施形態の構成と第7の実施形態の構成との関係は、第4の実施形態の構成（図8）と第3の実施形態の構成（図7）との関係と同一である。よって、フォトダイオードPD及びMOSトランジスタT1～T3において、第7の実施形態におけるフォトダイオードPD及びMOSトランジスタT1～T3と同様の動作を行い、又、MOSトランジスタT3、T5において、第4の実施形態におけるMOSトランジスタT3、T5と同様の動作を行う。

【0110】

<第11の実施形態>

第11の実施形態について、図面を参照して説明する。図30は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図6に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0111】

図30に示すように、本実施形態では、画素の出力側を構成するMOSトランジスタT2、T4、T5、T6及びキャパシタCが、図6の画素と同様の構成をしている。このような図30の画素において、フォトダイオードPDのアノード及びキャパシタCの一端に直流電圧VPSが印加され、MOSトランジスタT1のドレインに信号 ϕ VPDが与えられるとともにそのソースがMOSトランジスタT2のゲートに接続される。又、MOSトランジスタT1のソースにドレインが接続されるとともにフォトダイオードPDのカソードにソースが接続された第7MOSトランジスタT7が設けられる。更に、MOSトランジスタT1のゲートには信号 ϕ VPGが与えられ、MOSトランジスタT7のゲートには信号 ϕ Sが与えられる。

【0112】

(1) 光電流を自然対数的に変換して出力する場合。

このとき、MOSトランジスタT1をサブスレッショルド領域で動作させるための電圧を第1電圧とし、MOSトランジスタT1の閾値のバラツキを検出するために、直流電圧VPSに略等しい値となる電圧を第2電圧とする。

【0113】

(1-a) 撮像動作

信号 ϕ VPDを第1電圧として、MOSトランジスタT1をサブスレッショルド領域で動作させるとともに、MOSトランジスタT7のゲートに与えられる信号 ϕ Sをハイレベルにし、MOSトランジスタT7をONの状態にする。このとき、フォトダイオードPDに光が入射すると光電流が発生し、MOSトランジスタのサブスレッショルド特性により、光電流を自然対数的に変換した値の電圧がMOSトランジスタT1のソース及びMOSトランジスタT2のゲートに発生する。尚、このとき、フォトダイオードPDで発生した負の光電荷がMOSトランジスタT1のソースに流れ込むため、強い光が入射されるほどMOSトランジスタT1のソース電圧が低くなる。

【0114】

このようにして光電流に対して自然対数的に変化した電圧がMOSトランジス

タ T2 のゲートに現れると、まず、MOS トランジスタ T6 のゲートにハイレベルの信号 ϕ VRS2 を与えて MOS トランジスタ T6 を ON にして、キャパシタ C 及び接続ノード a の電圧をリセットする。このとき、接続ノード a の電圧を MOS トランジスタ T2 が動作できるように MOS トランジスタ T2 のゲート電圧により決定される表面ポテンシャルより低い電圧になるようにリセットする。次に、信号 ϕ VRS2 をローレベルにして MOS トランジスタ T6 を OFF にした後、信号 ϕ V をハイレベルにして MOS トランジスタ T5 を ON にする。

【0115】

このとき、接続ノード a の電圧が MOS トランジスタ T6 によってリセットされることで、MOS トランジスタ T2 が動作を行い、MOS トランジスタ T2 のゲート電圧によって決定される表面ポテンシャルをサンプルした電圧が MOS トランジスタ T4 のゲートに与えられる。よって、MOS トランジスタ T4 のゲート電圧が入射光量を対数変換した値に比例した値となるため、MOS トランジスタ T5 を ON にしたとき、前記光電流を自然対数的に変換した値となる電流が、MOS トランジスタ T4、T5 を介して出力信号線 6 に導出される。このようにして入射光量の対数値に比例した信号（出力電流）を読み出すと、MOS トランジスタ T5 を OFF にする。

【0116】

(1-b) 感度のバラツキ検出

各画素の感度のバラツキを検出するときの、各信号のタイミングチャートを図 31 に示す。上記のように、パルス信号 ϕ VRS2 が MOS トランジスタ T6 のゲートに与えられて接続ノード a の電圧がリセットされた後、パルス信号 ϕ V が MOS トランジスタ T5 のゲートに与えられて、出力信号が読み出されると、まず、信号 ϕ S をローレベルにして、MOS トランジスタ T7 を OFF にする。そして、信号 ϕ VPD を第 2 電圧にして、MOS トランジスタ T1 のドレイン・ソース間に負の電荷を蓄積させる。

【0117】

次に、信号 ϕ VPD を第 1 電圧に戻すと、この蓄積された負の電荷が信号 ϕ VPD の信号線に流れ出して、MOS トランジスタ T1 のソースに負の電荷が蓄積され

た状態になる。この負の電荷の蓄積量は、ゲート・ソース間の閾値電圧によって決まる。このように、MOSトランジスタT1のソースに負の電荷が蓄積されると、MOSトランジスタT6のゲートにパルス信号 ϕ VRS2を与えて、接続ノードaの電圧をリセットした後、MOSトランジスタT5のゲートにパルス信号 ϕ Vを与えて出力信号を読み出す。

【0118】

このとき、読み出された出力信号は、MOSトランジスタT1の閾値電圧に応じた値となるため、これにより、各画素の感度のバラツキを検出することができる。そして、最後に、撮像動作が行えるように、信号 ϕ SをハイレベルにしてMOSトランジスタT7をONにする。このように検出した感度のバラツキ検出を行って得られる信号を補正データとしてラインメモリなどのメモリに記憶し、各画素毎に、実際の撮像時の出力信号をこの補正データを用いて補正することによって、出力信号から画素のバラツキによる成分を取り除くことができる。

【0119】

(2) 光電流を線形的に変換して出力する場合。

このとき、信号 ϕ VPDの電圧は、MOSトランジスタT2の動作点となる電圧である第3電圧とする(MOSトランジスタT2が正しく作動するように回路構成が最適化されていれば、信号 ϕ VPDの電圧を先の第1電圧とすることも可能である。)。又、このとき、信号 ϕ Sは常にハイレベルで、信号 ϕ Sがゲートに与えられるMOSトランジスタT7は、常にON状態である。このようにすることによって、MOSトランジスタT1が図29のリセット用のMOSトランジスタT2に、MOSトランジスタT2が図29の信号増幅用のMOSトランジスタT1に相当した構成になる。

【0120】

(2-a) 撮像動作

まず、信号 ϕ VPGをローレベルにして、リセット用のMOSトランジスタT1をOFFの状態にする。このように、リセット用のMOSトランジスタT1をOFFにすると、フォトダイオードPDに光電流が流れることによって、MOSトランジスタT2のゲート電圧が変化する。即ち、フォトダイオードPDより負の

光電荷がMOSトランジスタT2のゲートに与えられ、MOSトランジスタT2のゲート電圧が、光電流に対して線形的に変化した値になる。尚、このとき、フォトダイオードPDで発生した負の光電荷がMOSトランジスタT2のゲートに流れ込むため、強い光が入射されるほどMOSトランジスタT2のゲート電圧が低くなる。

【0121】

このようにして光電流に対して線形的に変化した電圧がMOSトランジスタT2のゲートに現れると、まず、MOSトランジスタT6のゲートにハイレベルの信号 ϕ VRS2を与えてMOSトランジスタT6をONにして、キャパシタC及び接続ノードaの電圧をリセットする。このとき、接続ノードaの電圧をMOSトランジスタT2が動作できるようにMOSトランジスタT2のゲート電圧で決定される表面ポテンシャルより低い電圧になるようにリセットする。次に、信号 ϕ VRS2をローレベルにしてMOSトランジスタT6をOFFにした後、信号 ϕ VをハイレベルにしてMOSトランジスタT5をONにする。

【0122】

このとき、接続ノードaの電圧がMOSトランジスタT6によってリセットされることで、MOSトランジスタT2が動作を行い、MOSトランジスタT2のゲート電圧によって決定される表面ポテンシャルをサンプルした電圧がMOSトランジスタT4のゲートに与えられる。よって、MOSトランジスタT4のゲート電圧が入射光量を積分した値に比例した値となるため、MOSトランジスタT5をONにしたとき、前記光電流を線形的に変換した値となる電流が、MOSトランジスタT4、T5を介して出力信号線6に導出される。このようにして入射光量の値に比例した信号（出力電流）を読み出すと、MOSトランジスタT5をOFFにする。

【0123】

(2-b) リセット動作

各画素のリセットを行うときの、各信号のタイミングチャートを図32に示す。上記のように、パルス信号 ϕ VRS2がMOSトランジスタT6のゲートに与えられて接続ノードaの電圧がリセットされた後、パルス信号 ϕ VがMOSトラン

ジスタ T 5 のゲートに与えられて、出力信号が読み出されると、まず、信号 ϕ VPG をハイレベルにして、MOS トランジスタ T 1 を ON にする。このように MOS トランジスタ T 1 が ON になると、MOS トランジスタ T 2 のゲートに第 3 電圧が与えられ、MOS トランジスタ T 2 のゲート電圧がリセットされる。そして、信号 ϕ VPG を再びローレベルにして、MOS トランジスタ T 1 を OFF にする。

【 0 1 2 4 】

次に、MOS トランジスタ T 6 のゲートにパルス信号 ϕ VRS2 を与えて、接続ノード a の電圧をリセットした後、MOS トランジスタ T 5 のゲートにパルス信号 ϕ V を与えて出力信号を読み出す。このとき、出力信号は、MOS トランジスタ T 2 のゲート電圧に応じた値となり、初期化されたときの出力信号として読み出される。そして、出力信号が読み出されると、再び上記した撮像動作が行われる。

【 0 1 2 5 】

このように初期化されたときの信号を補正データとしてラインメモリなどのメモリに記憶し、各画素毎に、実際の撮像時の出力信号をこの補正データを用いて補正することによって、出力信号から画素のバラツキによる成分を取り除くことができる。尚、第 3 の実施形態（図 7）のように、MOS トランジスタ T 2 のドレインにパルス信号（例えば、 ϕ VPD'）を与えるような構造にして、この信号 ϕ VPD' によって、MOS トランジスタ T 2 より接続ノード a の電圧をリセットできるようにすることで、図 3 0 の構成の画素から MOS トランジスタ T 6 を省略した構成にしても構わない。

【 0 1 2 6 】

< 第 1 2 の実施形態 >

第 1 2 の実施形態について、図面を参照して説明する。図 3 3 は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図 3 0 に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0127】

図33に示すように、本実施形態では、図30の画素におけるMOSトランジスタT2、T6をPチャネルのMOSトランジスタとし、MOSトランジスタT2のドレインに直流電圧VPSが印加されるとともに、このMOSトランジスタT2のソースに一端が接続されたキャパシタCの他端に直流電圧VPDが印加される。又、MOSトランジスタT6のドレインに直流電圧VRB2が印加され、そのソースにMOSトランジスタT4のゲートが接続される。その他の構成については、図30の画素の構成と同様である。尚、MOSトランジスタT6のソースに印加される直流電圧VRB2は、VPSよりも高い電圧である。

【0128】

(1) 光電流を自然対数的に変換して出力する場合。

このとき、第11の実施形態と同様に、MOSトランジスタT1をサブスレッショルド領域で動作させるための電圧を第1電圧とし、MOSトランジスタT1の閾値のバラツキを検出するために、直流電圧VPSに略等しい値となる電圧を第2電圧とする。

【0129】

(1-a) 撮像動作

信号 ϕ VPDを第1電圧として、MOSトランジスタT1をサブスレッショルド領域で動作させるとともに、MOSトランジスタT7のゲートに与えられる信号 ϕ Sをハイレベルにし、MOSトランジスタT7をONの状態にする。尚、キャパシタC及び接続ノードaの電圧が、MOSトランジスタT6によってリセットされているものとする。このとき、フォトダイオードPDに光が入射すると光電流が発生し、MOSトランジスタのサブスレッショルド特性により、光電流を自然対数的に変換した値の電圧がMOSトランジスタT1のソース及びMOSトランジスタT2のゲートに発生する。尚、このとき、フォトダイオードPDで発生した負の光電荷がMOSトランジスタT1のソースに流れ込むため、強い光が入射されるほどMOSトランジスタT1のソース電圧が低くなる。

【0130】

このようにして光電流に対して自然対数的に変化した電圧がMOSトランジス

タ T 2 のゲートに現れると、接続ノード a がリセットされて MOS トランジスタ T 2 のゲート電圧により決定される表面ポテンシャルより高い電圧になっているので、キャパシタ C から正の電荷が MOS トランジスタ T 2 を介して流れる。このとき、MOS トランジスタ T 2 のゲート電圧によって、キャパシタ C から流れる正の電荷量が決定される。即ち、強い光が入射されて MOS トランジスタ T 1 のソース電圧が低くなるときほど、キャパシタ C から流れる正の電荷量が多い。

【 0 1 3 1 】

このようにしてキャパシタ C から正の電荷が流れ、接続ノード a の電圧が入射光量の積分値を対数変換した値に比例した値となる。そして、パルス信号 ϕV を与えて MOS トランジスタ T 5 を ON にしたとき、前記光電流の積分値を自然対数的に変換した値となる電流が、MOS トランジスタ T 4, T 5 を介して出力信号線 6 に導出される。このようにして入射光量の対数値に比例した信号（出力電流）を読み出すと、MOS トランジスタ T 5 を OFF にする。

【 0 1 3 2 】

(1 - b) 感度のバラツキ検出

各画素の感度のバラツキを検出するときの、各信号のタイミングチャートを図 3 4 に示す。上記のように、パルス信号 ϕV が MOS トランジスタ T 5 のゲートに与えられて、出力信号が読み出されると、第 1 1 の実施形態（図 3 1）と同様に、まず、信号 ϕS をローレベルにして、MOS トランジスタ T 7 を OFF にする。そして、信号 ϕVPD を第 2 電圧にして、MOS トランジスタ T 1 のドレイン・ソース間に負の電荷を蓄積させる。

【 0 1 3 3 】

次に、信号 ϕVPD を第 1 電圧に戻すと、この蓄積された負の電荷が信号 ϕVPD の信号線に流れ出して、MOS トランジスタ T 1 のソースに負の電荷が蓄積された状態になる。この負の電荷の蓄積量は、ゲート・ソース間の閾値電圧によって決まる。このように、MOS トランジスタ T 1 のソースに負の電荷が蓄積されると、MOS トランジスタ T 6 のゲートにパルス信号 $\phi VRS2$ を与えて、接続ノード a の電圧をリセットした後、MOS トランジスタ T 5 のゲートにパルス信号 ϕV を与えて出力信号を読み出す。尚、MOS トランジスタ T 6 のゲートに与える

パルス信号 ϕ VRS2 は、ローレベルのパルス信号である。

【0 1 3 4】

このとき、読み出された出力信号は、MOS トランジスタ T 1 の閾値電圧に応じた値となるため、これにより、各画素の感度のバラツキを検出することができる。そして、最後に、撮像動作が行えるように、信号 ϕ S をハイレベルにして MOS トランジスタ T 7 を ON にした後、MOS トランジスタ T 6 のゲートにパルス信号 ϕ VRS2 を与えて接続ノード a の電圧をリセットする。このように検出した感度のバラツキ検出を行って得られる信号を補正データとしてラインメモリなどのメモリに記憶し、各画素毎に、実際の撮像時の出力信号をこの補正データを用いて補正することによって、出力信号から画素のバラツキによる成分を取り除くことができる。

【0 1 3 5】

(2) 光電流を線形的に変換して出力する場合。

このとき、第 1 1 の実施形態と同様に、信号 ϕ VPD の電圧は、MOS トランジスタ T 2 の動作点となる電圧である第 3 電圧とする。又、このとき、信号 ϕ S は常にハイレベルで、信号 ϕ S がゲートに与えられる MOS トランジスタ T 7 は、常に ON 状態である。このようにすることによって、MOS トランジスタ T 1 が図 2 9 のリセット用の MOS トランジスタ T 2 に、MOS トランジスタ T 2 が図 2 9 の信号増幅用の MOS トランジスタ T 1 に相当した構成になる。

【0 1 3 6】

(2 - a) 撮像動作

まず、第 1 1 の実施形態と同様に、信号 ϕ VPG をローレベルにして、リセット用の MOS トランジスタ T 1 を OFF の状態にする。尚、キャパシタ C 及び接続ノード a の電圧が、MOS トランジスタ T 6 によってリセットされているものとする。このように、リセット用の MOS トランジスタ T 1 を OFF にすると、フォトダイオード PD に光電流が流れることによって、MOS トランジスタ T 2 のゲート電圧が変化する。即ち、フォトダイオード PD より負の光電荷が MOS トランジスタ T 2 のゲートに与えられ、MOS トランジスタ T 2 のゲート電圧が、光電流に対して線形的に変化した値になる。尚、このとき、フォトダイオード P

Dで発生した負の光電荷がMOSトランジスタT2のゲートに流れ込むため、強い光が入射されるほどMOSトランジスタT2のゲート電圧が低くなる。

【0137】

このようにして光電流に対して線形的に変化した電圧がMOSトランジスタT2のゲートに現れると、接続ノードaがリセットされてMOSトランジスタT2のゲート電圧により決定される表面ポテンシャルより高い電圧になっているので、キャパシタCから正の電荷がMOSトランジスタT2を介して流れる。このとき、MOSトランジスタT2のゲート電圧によって、キャパシタCから流れる正の電荷量が決定される。即ち、強い光が入射されてMOSトランジスタT2のゲート電圧が低くなるときほど、キャパシタCから流れる正の電荷量が多い。

【0138】

このようにしてキャパシタCから正の電荷が流れ、接続ノードaの電圧が入射光量の積分値に比例した値となる。そして、パルス信号 ϕV を与えてMOSトランジスタT5をONにしたとき、前記光電流の積分値を線形的に変換した値となる電流が、MOSトランジスタT4、T5を介して出力信号線6に導出される。このようにして入射光量の積分値に比例した信号（出力電流）を読み出すと、MOSトランジスタT5をOFFにする。

【0139】

(2-b) リセット動作

各画素のリセットを行うときの、各信号のタイミングチャートを図35に示す。上記のように、パルス信号 ϕV がMOSトランジスタT5のゲートに与えられて、出力信号が読み出されると、まず、信号 ϕVPG をハイレベルにして、MOSトランジスタT1をONにする。このようにMOSトランジスタT1がONになると、MOSトランジスタT2のゲートに第3電圧が与えられ、MOSトランジスタT2のゲート電圧がリセットされる。そして、信号 ϕVPG を再びローレベルにして、MOSトランジスタT1をOFFにする。

【0140】

次に、MOSトランジスタT6のゲートにパルス信号 $\phi VRS2$ を与えて、接続ノードaの電圧をリセットした後、MOSトランジスタT5のゲートにパルス信

号 ϕV を与えて出力信号を読み出す。このとき、出力信号は、MOSトランジスタT2のゲート電圧に応じた値となり、初期化されたときの出力信号として読み出される。そして、出力信号が読み出されると、もう一度MOSトランジスタT6のゲートにパルス信号 $\phi VRS2$ を与えて、接続ノードaの電圧をリセットした後、再び上記した撮像動作が行われる。尚、パルス信号 $\phi VRS2$ は、ローレベルのパルス信号である。

【0141】

このように初期化されたときの信号を補正データとしてラインメモリなどのメモリに記憶し、各画素毎に、実際の撮像時の出力信号をこの補正データを用いて補正することによって、出力信号から画素のバラツキによる成分を取り除くことができる。尚、第3の実施形態（図7）のように、MOSトランジスタT2のドレインにパルス信号（例えば、 ϕVPS ）を与えるような構造にして、この信号 ϕVPS によって、MOSトランジスタT2より接続ノードaの電圧をリセットできるようにすることで、図33の構成の画素からMOSトランジスタT6を省略した構成にしても構わない。尚、この場合は、MOSトランジスタT2のドレインに与えるパルス信号 ϕVPS をフォトダイオードPDのアノードに印加する直流電圧VPSとは異なる電源線から供給するようにする。

【0142】

＜第13の実施形態＞

第13の実施形態について、図面を参照して説明する。図36は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図30に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0143】

図36に示すように、本実施形態では、MOSトランジスタT2のドレインに直流電圧VPDが印加されるとともに、キャパシタC及びMOSトランジスタT4を削除した構成となっている。その他の構成は、第11の実施形態（図30）と同一である。

【 0 1 4 4 】

(1) 光電流を自然対数的に変換して出力する場合。

このとき、第 1 1 の実施形態と同様に、MOS トランジスタ T 1 をサブスレッシュヨルド領域で動作させるための電圧を第 1 電圧とし、MOS トランジスタ T 1 の閾値のバラツキを検出するために、直流電圧 VPS に略等しい値となる電圧を第 2 電圧とする。

【 0 1 4 5 】

(1 - a) 撮像動作

信号 ϕ VPD を第 1 電圧として、MOS トランジスタ T 1 をサブスレッシュヨルド領域で動作させるとともに、MOS トランジスタ T 7 のゲートに与えられる信号 ϕ S をハイレベルにし、MOS トランジスタ T 7 を ON の状態にする。このとき、フォトダイオード PD に光が入射すると光電流が発生し、MOS トランジスタのサブスレッシュヨルド特性により、光電流を自然対数的に変換した値の電圧が MOS トランジスタ T 1 のソース及び MOS トランジスタ T 2 のゲートに発生する。尚、このとき、フォトダイオード PD で発生した負の光電荷が MOS トランジスタ T 1 のソースに流れ込むため、強い光が入射されるほど MOS トランジスタ T 1 のソース電圧が低くなる。

【 0 1 4 6 】

このようにして光電流に対して自然対数的に変化した電圧が MOS トランジスタ T 2 のゲートに現れると、パルス信号 ϕ V が与えられて MOS トランジスタ T 5 を ON として、前記光電流を自然対数的に変換した値となる電流が、MOS トランジスタ T 2, T 5 を介して出力信号線 6 に導出される。このようにして入射光量の対数値に比例した信号（出力電流）を読み出すと、MOS トランジスタ T 5 を OFF にする。

【 0 1 4 7 】

(1 - b) 感度のバラツキ検出

各画素の感度のバラツキを検出するときの、各信号のタイミングチャートを図 3 7 に示す。上記のように、パルス信号 ϕ V が MOS トランジスタ T 5 のゲートに与えられて、出力信号が読み出されると、第 1 1 の実施形態（図 3 1）と同様

に、まず、信号 ϕS をローレベルにして、MOSトランジスタT7をOFFにする。そして、信号 ϕVPD を第2電圧にして、MOSトランジスタT1のドレイン・ソース間に負の電荷を蓄積させる。

【0148】

次に、信号 ϕVPD を第1電圧に戻すと、この蓄積された負の電荷が信号 ϕVPD の信号線に流れ出して、MOSトランジスタT1のソースに負の電荷が蓄積された状態になる。この負の電荷の蓄積量は、ゲート・ソース間の閾値電圧によって決まる。このように、MOSトランジスタT1のソースに負の電荷が蓄積されると、MOSトランジスタT5のゲートにパルス信号 ϕV を与えて出力信号を読み出す。

【0149】

このとき、読み出された出力信号は、MOSトランジスタT1の閾値電圧に応じた値となるため、これにより、各画素の感度のバラツキを検出することができる。そして、最後に、撮像動作が行えるように、信号 ϕS をハイレベルにしてMOSトランジスタT7をONにする。このように検出した感度のバラツキ検出を行って得られる信号を補正データとしてラインメモリなどのメモリに記憶し、各画素毎に、実際の撮像時の出力信号をこの補正データを用いて補正することによって、出力信号から画素のバラツキによる成分を取り除くことができる。

【0150】

(2) 光電流を線形的に変換して出力する場合。

このとき、第11の実施形態と同様に、信号 ϕVPD の電圧は、MOSトランジスタT2の動作点となる電圧である第3電圧とする。又、このとき、信号 ϕS は常にハイレベルで、信号 ϕS がゲートに与えられるMOSトランジスタT7は、常にON状態である。このようにすることによって、MOSトランジスタT1が図29のリセット用のMOSトランジスタT2に、MOSトランジスタT2が図29の信号増幅用のMOSトランジスタT1に相当した構成になる。

【0151】

(2-a) 撮像動作

まず、第11の実施形態と同様に、信号 ϕVPG をローレベルにして、リセット

用のMOSトランジスタT1をOFFの状態にする。このように、リセット用のMOSトランジスタT1をOFFにすると、フォトダイオードPDに光電流が流れることによって、MOSトランジスタT2のゲート電圧が変化する。即ち、フォトダイオードPDより負の光電荷がMOSトランジスタT2のゲートに与えられ、MOSトランジスタT2のゲート電圧が、光電流に対して線形的に変化した値になる。尚、このとき、フォトダイオードPDで発生した負の光電荷がMOSトランジスタT2のゲートに流れ込むため、強い光が入射されるほどMOSトランジスタT2のゲート電圧が低くなる。

【0152】

このようにして光電流に対して線形的に変化した電圧がMOSトランジスタT2のゲートに現れると、パルス信号 ϕV が与えられてMOSトランジスタT5をONにする。このとき、前記光電流の積分値を線形的に変換した値となる電流が、MOSトランジスタT2、T5を介して出力信号線6に導出される。このようにして入射光量の積分値に比例した信号（出力電流）を読み出すと、MOSトランジスタT5をOFFにする。

【0153】

(2-b) リセット動作

各画素のリセットを行うときの、各信号のタイミングチャートを図38に示す。上記のように、パルス信号 ϕV がMOSトランジスタT5のゲートに与えられて、出力信号が読み出されると、まず、信号 ϕVPG をハイレベルにして、MOSトランジスタT1をONにする。このようにMOSトランジスタT1がONになると、MOSトランジスタT2のゲートに第3電圧が与えられ、MOSトランジスタT2のゲート電圧がリセットされる。そして、信号 ϕVPG を再びローレベルにして、MOSトランジスタT1をOFFにする。

【0154】

次に、MOSトランジスタT5のゲートにパルス信号 ϕV を与えて出力信号を読み出す。このとき、出力信号は、MOSトランジスタT2のゲート電圧に応じた値となり、初期化されたときの出力信号として読み出される。そして、出力信号が読み出されると、再び上記した撮像動作が行われる。このように初期化され

たときの信号を補正データとしてラインメモリなどのメモリに記憶し、各画素毎に、実際の撮像時の出力信号をこの補正データを用いて補正することによって、出力信号から画素のバラツキによる成分を取り除くことができる。

【 0 1 5 5 】

以上説明した実施形態において、各画素からの信号読み出しは電荷結合素子（CCD）を用いて行うようにしてもかまわない。この場合、MOSトランジスタT5に相当するポテンシャルレベルを可変としたポテンシャルの障壁を設けることにより、CCDへの電荷読み出しを行えばよい。

【 0 1 5 6 】

又、以上説明した第1～第11及び第13の実施形態は、画素内の能動素子であるMOSトランジスタT1～T7を全てNチャネルのMOSトランジスタで構成しているが、これらのMOSトランジスタT1～T7を全てPチャネルのMOSトランジスタで構成してもよい。又、第12の実施形態において、画素内のNチャネルのMOSトランジスタをPチャネルのMOSトランジスタに、PチャネルのMOSトランジスタをNチャネルのMOSトランジスタに変えて構成しても構わない。

【 0 1 5 7 】

図17及び図20～図28には、上記第1～第10の実施形態をPチャネルのMOSトランジスタで構成した例である第14～第23の実施形態を示している。又、図39～図41には、上記第11～第13の実施形態の画素のMOSトランジスタを逆極性のMOSトランジスタで構成した例である第24～第26の実施形態を示している。そのため図16～図28及び図39～図41では接続の極性や印加電圧の極性が逆になっている。例えば、図17（第14の実施形態）において、フォトダイオードPDはアノードに直流電圧VPDに接続され、カソードが第1MOSトランジスタT1のドレインとゲートに接続され、また第2MOSトランジスタのゲートに接続されている。第1MOSトランジスタT1のソースは信号φVPSが入力される。

【 0 1 5 8 】

ところで、図17のような画素が対数変換を行うとき、信号φVPSの電圧と直

流電圧 V_{PD} は、 $\phi V_{PS} > V_{PD}$ となっており、図 2（第 1 の実施形態）と逆である。また、キャパシタ C の出力電圧は初期値が高い電圧で、積分によって降下する。また、第 3 MOS トランジスタ T_3 を ON させるときには、低い電圧をゲートに印加する。更に、図 20 ～ 図 28、図 39 及び図 41 の実施形態（第 15 ～ 第 24 及び第 26 の実施形態）において、第 5 MOS トランジスタ T_5 や第 6 MOS トランジスタ T_6 を ON させるときには、低い電圧をゲートに印加する。又、図 40 の実施形態（第 25 の実施形態）において、第 5 MOS トランジスタ T_5 を ON させるときには低い電圧をゲートに印加し、そして、第 6 MOS トランジスタ T_6 を ON させるときには高い電圧をゲートに印加する。以上の通り、逆極性の MOS トランジスタを用いる場合は、電圧関係や接続関係が一部異なるが、構成は実質的に同一であり、また基本的な動作も同一であるので、図 17、図 20 ～ 図 28 及び図 39 ～ 図 41 については図面で示すのみで、その構成や動作についての説明は省略する。

【0159】

第 14 の実施形態の画素を含む固体撮像装置の全体構成を説明するためのブロック回路構成図を図 16 に示し、第 15 ～ 第 26 実施形態の画素を含む固体撮像装置の全体構成を説明するためのブロック回路構成図を図 18 に示している。図 16 及び図 18 については、図 1 及び図 4 と同一部分（同一の役割部分）に同一の符号を付して説明を省略する。以下、図 18 の構成について簡単に説明する。列方向に配列された出力信号線 6-1、6-2、 \dots 、6-m に対して P チャネルの MOS トランジスタ Q_1 と P チャネルの MOS トランジスタ Q_2 が接続されている。MOS トランジスタ Q_1 のゲートは直流電圧線 7 に接続され、ドレインは出力信号線 6-1 に接続され、ソースは直流電圧 V_{PS}' のライン 8 に接続されている。一方、MOS トランジスタ Q_2 のドレインは出力信号線 6-1 に接続され、ソースは最終的な信号線 9 に接続され、ゲートは水平走査回路 3 に接続されている。ここで、MOS トランジスタ Q_1 は画素内の P チャネルの MOS トランジスタ T_a と共に図 19（a）に示すような増幅回路を構成している。尚、MOS トランジスタ T_a は、第 15、第 16、第 19、第 20、第 24 及び第 25 の実施形態では第 4 MOS トランジスタ T_4 に相当し、又、第 17、第 18、第

2 1 ~ 第 2 3 及び第 2 6 の実施形態では第 2 MOS トランジスタ T 2 に相当する

。

【0 1 6 0】

この場合、MOS トランジスタ Q 1 は MOS トランジスタ T a の負荷抵抗又は定電流源となっている。従って、このトランジスタ Q 1 のソースに接続される直流電圧 VPS' と、MOS トランジスタ T a のドレインに接続される直流電圧 VPD' との関係は、 $VPD' < VPS'$ であり、直流電圧 VPD' は例えばグランド電圧（接地）である。トランジスタ Q 1 のドレインはトランジスタ T a に接続され、ゲートには直流電圧が印加されている。P チャネルの MOS トランジスタ Q 2 は水平走査回路 3 によって制御され、増幅回路の出力を最終的な信号線 9 へ導出する。第 1 5 ~ 第 2 6 の実施形態のように、画素内に設けられた第 5 MOS トランジスタ T 5 を考慮すると、図 1 9 (a) の回路は図 1 9 (b) のように表わされる

。

【0 1 6 1】

【発明の効果】

以上説明したように、本発明の固体撮像装置によれば、フォトダイオードなどの感光素子で発生した電気信号を対数変換して出力するか、線形的に変換して出力するかを自由に選択できる。従って、例えば、輝度範囲の広い被写体の撮像には対数変換に切り換えて使用し、低輝度の被写体や輝度範囲の狭い被写体の撮像には、線形変換に切り換えて使用するという使い分けができる。そして、そのことによって、低輝度から高輝度までの幅広い被写体を高精度に撮像できる。更に、能動素子を MOS トランジスタで構成することにより高集積化が容易となり、周辺の処理回路（A/D コンバータ、デジタル・システム・プロセッサ、メモリ）等とともにワンチップ上に形成することができる。

【図面の簡単な説明】

【図 1】本発明の一実施形態である二次元固体撮像装置の全体の構成を説明するためのブロック回路図。

【図 2】本発明の第 1 の実施形態の 1 画素の構成を示す回路図。

【図 3】本発明で使用する画素の構成及びポテンシャルの関係を表した図。

【図 4】本発明の一実施形態である二次元固体撮像装置の全体の構成を説明するためのブロック回路図。

【図 5】図 4 の一部の回路図。

【図 6】本発明の第 2 の実施形態の 1 画素の構成を示す回路図。

【図 7】本発明の第 3 の実施形態の 1 画素の構成を示す回路図。

【図 8】本発明の第 4 の実施形態の 1 画素の構成を示す回路図。

【図 9】本発明の第 5 の実施形態の 1 画素の構成を示す回路図。

【図 1 0】本発明の第 6 の実施形態の 1 画素の構成を示す回路図。

【図 1 1】第 6 の実施形態で使用する画素の構成及びポテンシャルの関係を表した図。

【図 1 2】本発明の第 7 の実施形態の 1 画素の構成を示す回路図。

【図 1 3】本発明の第 8 の実施形態の 1 画素の構成を示す回路図。

【図 1 4】本発明の第 9 の実施形態の 1 画素の構成を示す回路図。

【図 1 5】本発明の第 1 0 の実施形態の 1 画素の構成を示す回路図。

【図 1 6】画素内の能動素子を P チャネルの MOS トランジスタで構成した実施形態の場合の本発明の二次元固体撮像装置の全体の構成を説明するためのブロック回路図。

【図 1 7】本発明の第 1 4 の実施形態の 1 画素の構成を示す回路図。

【図 1 8】画素内の能動素子を P チャネルの MOS トランジスタで構成した実施形態の場合の本発明の二次元固体撮像装置の全体の構成を説明するためのブロック回路図。

【図 1 9】図 1 8 の一部の回路図。

【図 2 0】本発明の第 1 5 の実施形態の 1 画素の構成を示す回路図。

【図 2 1】本発明の第 1 6 の実施形態の 1 画素の構成を示す回路図。

【図 2 2】本発明の第 1 7 の実施形態の 1 画素の構成を示す回路図。

【図 2 3】本発明の第 1 8 の実施形態の 1 画素の構成を示す回路図。

【図 2 4】本発明の第 1 9 の実施形態の 1 画素の構成を示す回路図。

【図 2 5】本発明の第 2 0 の実施形態の 1 画素の構成を示す回路図。

【図 2 6】本発明の第 2 1 の実施形態の 1 画素の構成を示す回路図。

【図 2 7】本発明の第 2 2 の実施形態の 1 画素の構成を示す回路図。

【図 2 8】本発明の第 2 3 の実施形態の 1 画素の構成を示す回路図。

【図 2 9】従来例の 1 画素の構成を示す回路図。

【図 3 0】本発明の第 1 1 の実施形態の 1 画素の構成を示す回路図。

【図 3 1】第 1 1 の実施形態で使用する画素の各素子に与える信号のタイミングチャート。

【図 3 2】第 1 1 の実施形態で使用する画素の各素子に与える信号のタイミングチャート。

【図 3 3】本発明の第 1 2 の実施形態の 1 画素の構成を示す回路図。

【図 3 4】第 1 2 の実施形態で使用する画素の各素子に与える信号のタイミングチャート。

【図 3 5】第 1 2 の実施形態で使用する画素の各素子に与える信号のタイミングチャート。

【図 3 6】本発明の第 1 3 の実施形態の 1 画素の構成を示す回路図。

【図 3 7】第 1 3 の実施形態で使用する画素の各素子に与える信号のタイミングチャート。

【図 3 8】第 1 3 の実施形態で使用する画素の各素子に与える信号のタイミングチャート。

【図 3 9】本発明の第 2 4 の実施形態の 1 画素の構成を示す回路図。

【図 4 0】本発明の第 2 5 の実施形態の 1 画素の構成を示す回路図。

【図 4 1】本発明の第 2 6 の実施形態の 1 画素の構成を示す回路図。

【符号の説明】

G11～Gmn 画素

2 垂直走査回路

3 水平走査回路

4-1～4-n 行選択線

6-1～6-m 出力信号線

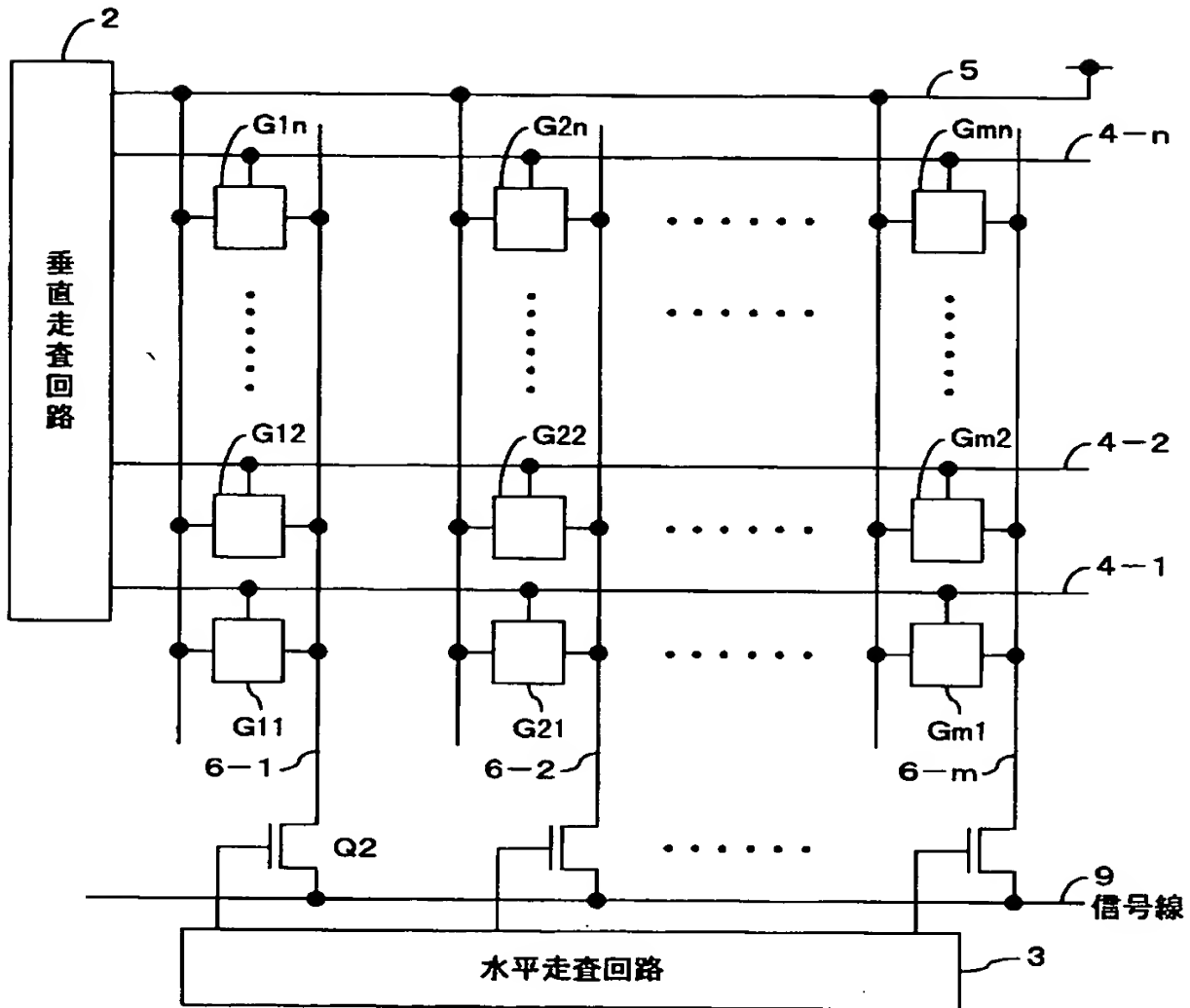
PD フォトダイオード

T1~T7 第1~第7MOSトランジスタ

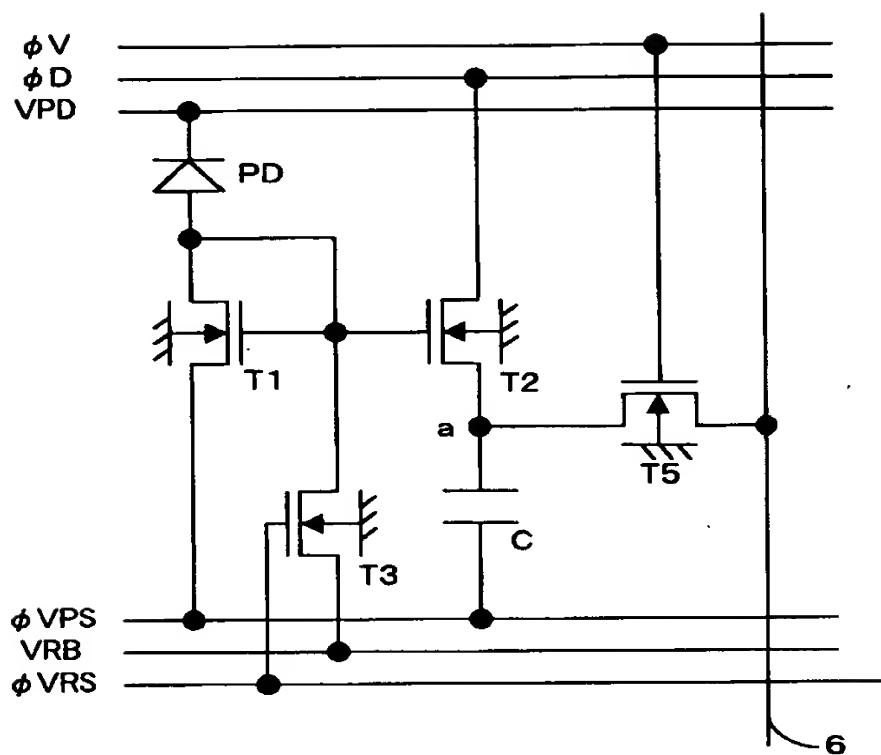
C キャパシタ

【書類名】 図面

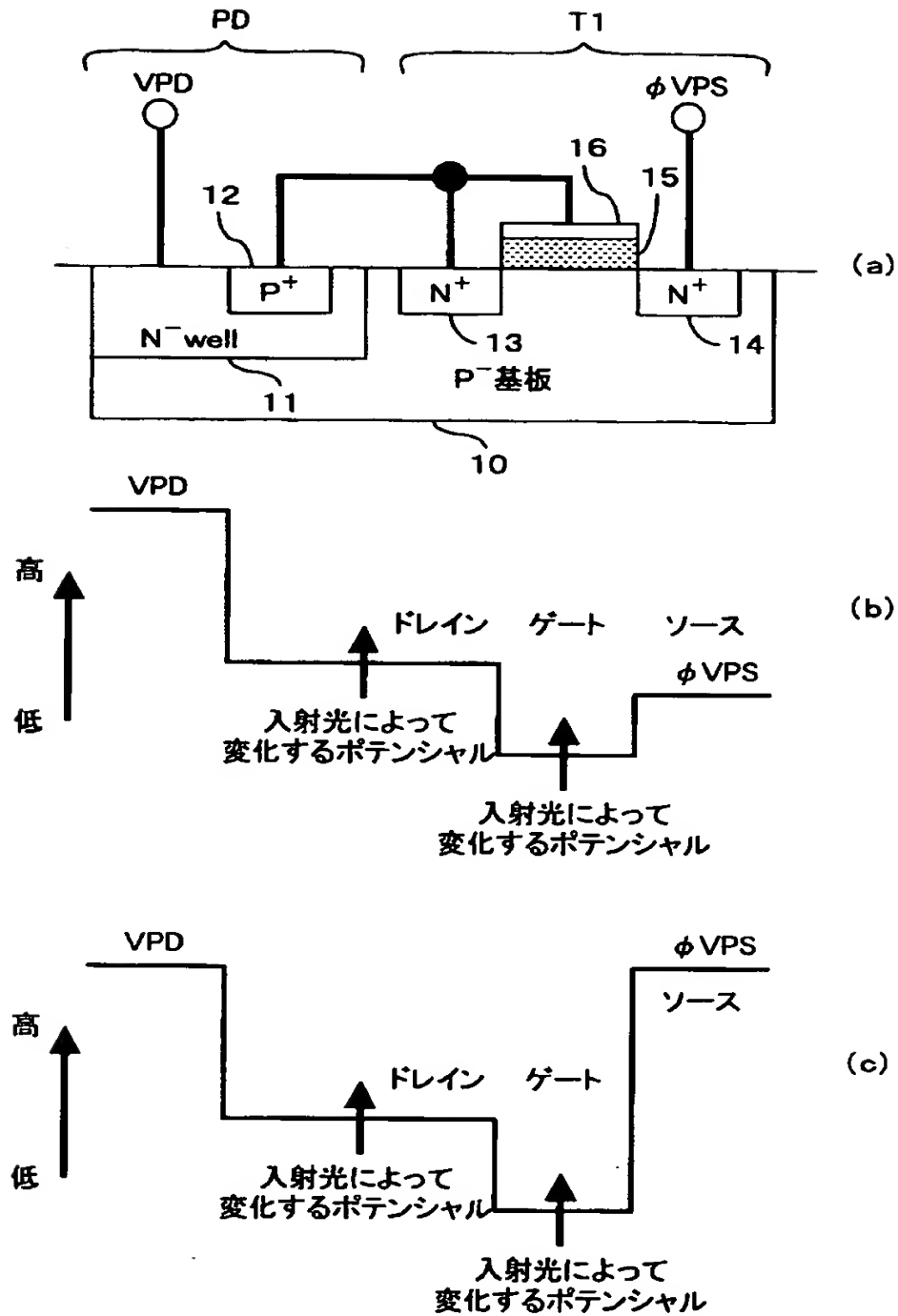
【図 1】



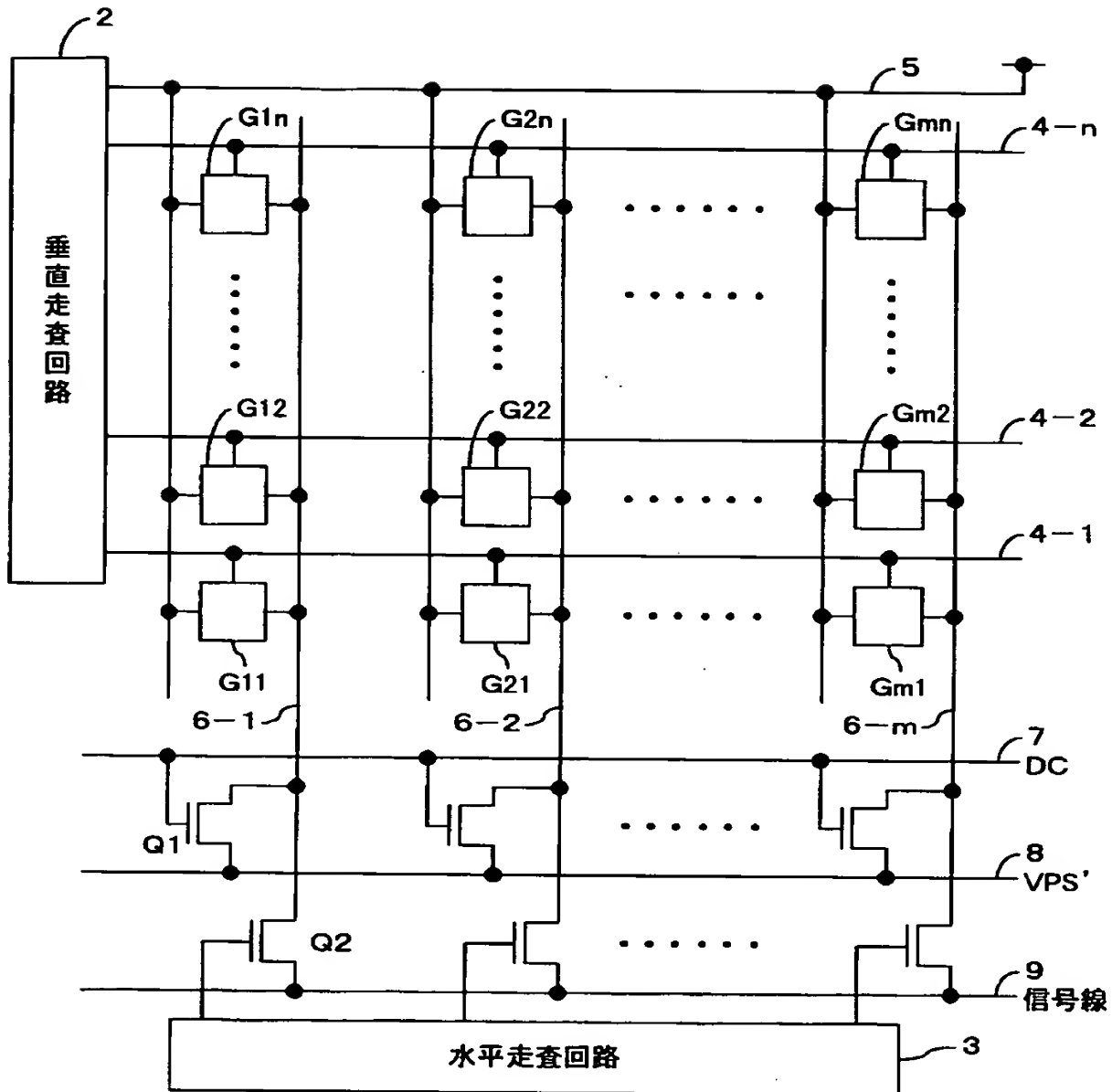
【図 2】



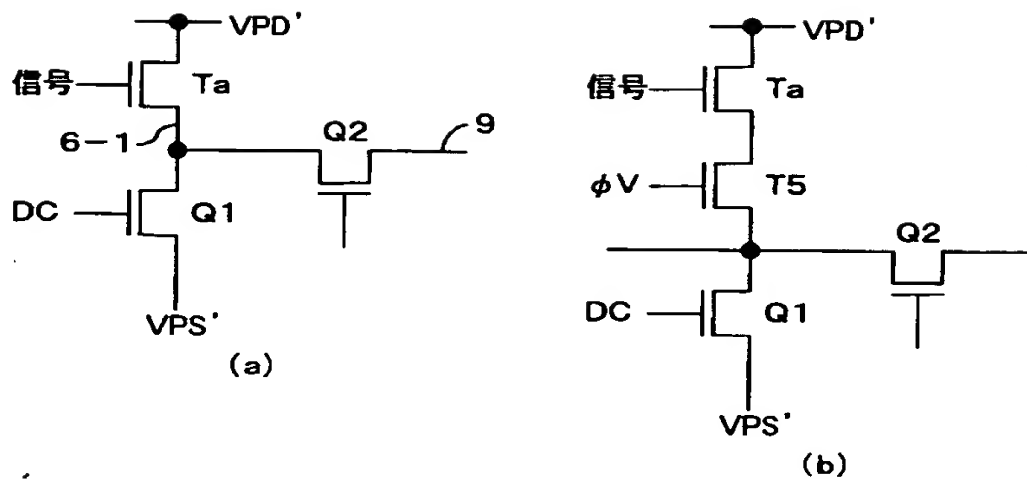
【図 3】



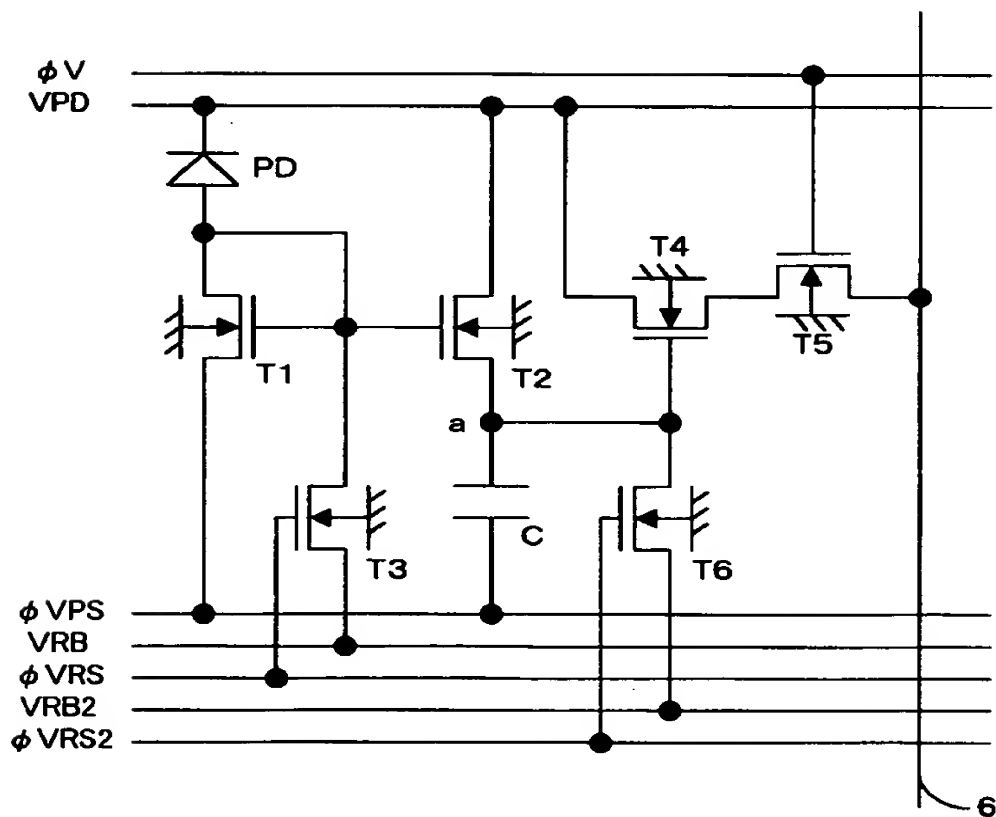
【図 4】



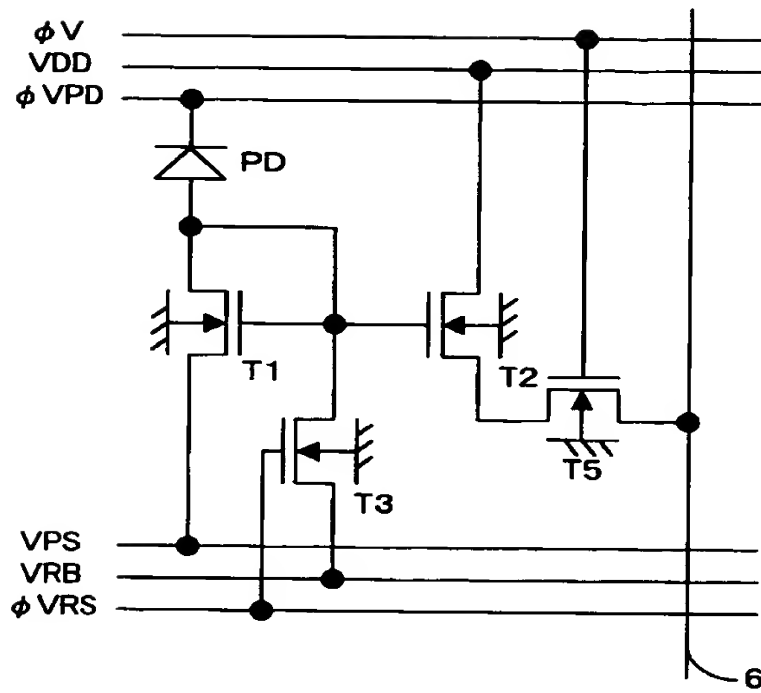
【図 5】



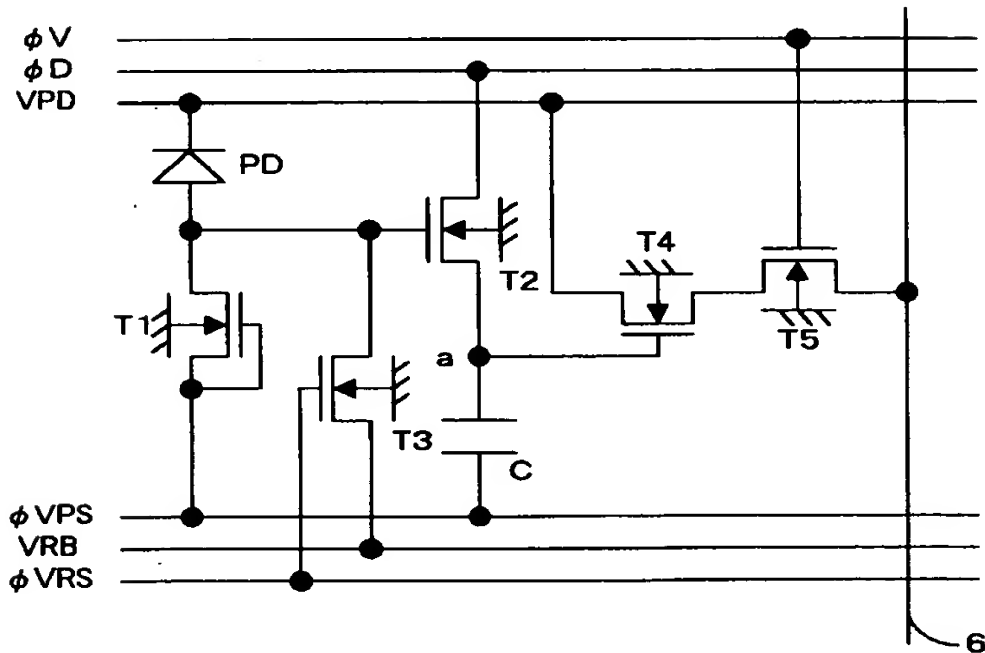
【図 6】



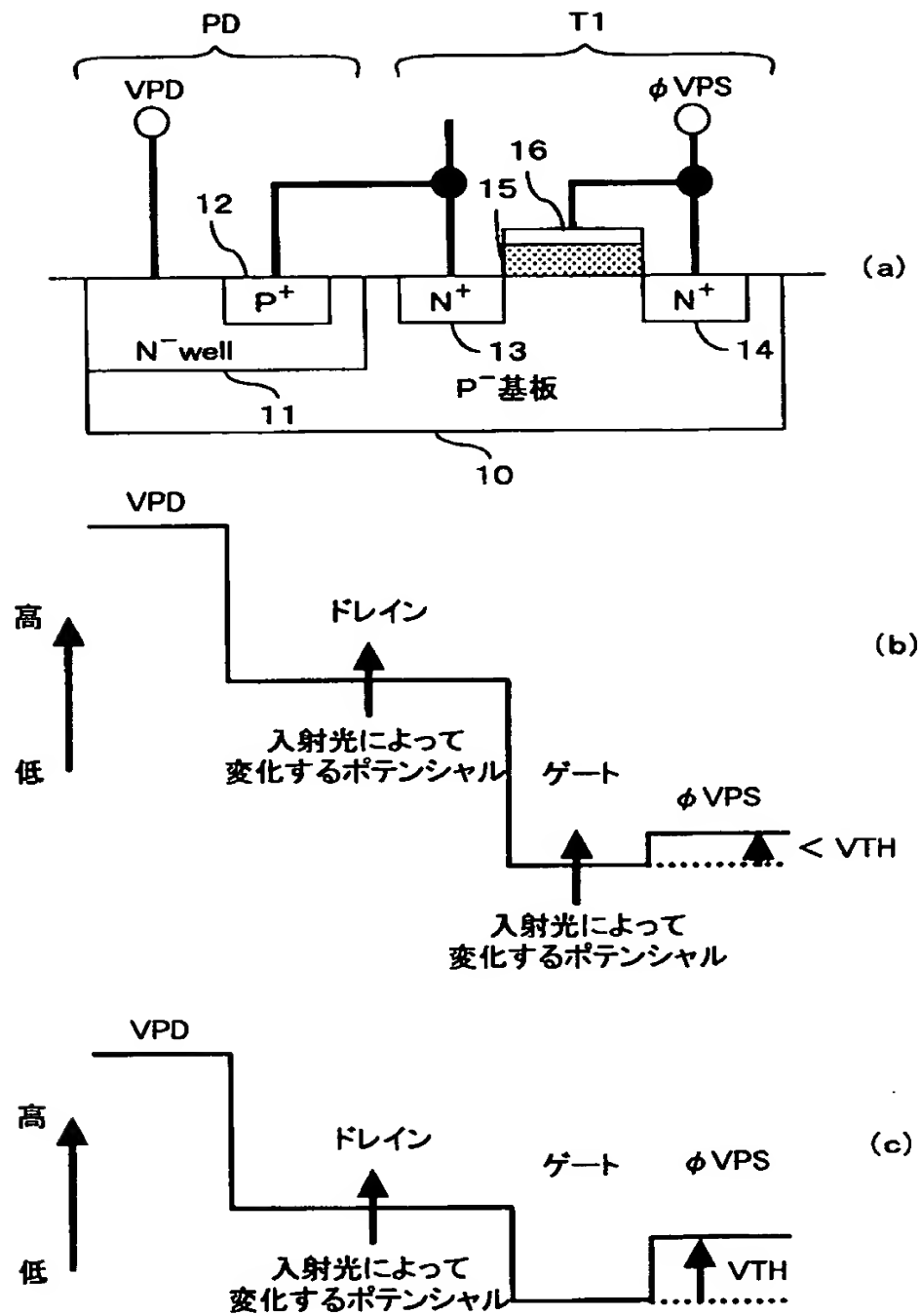
【図 9】



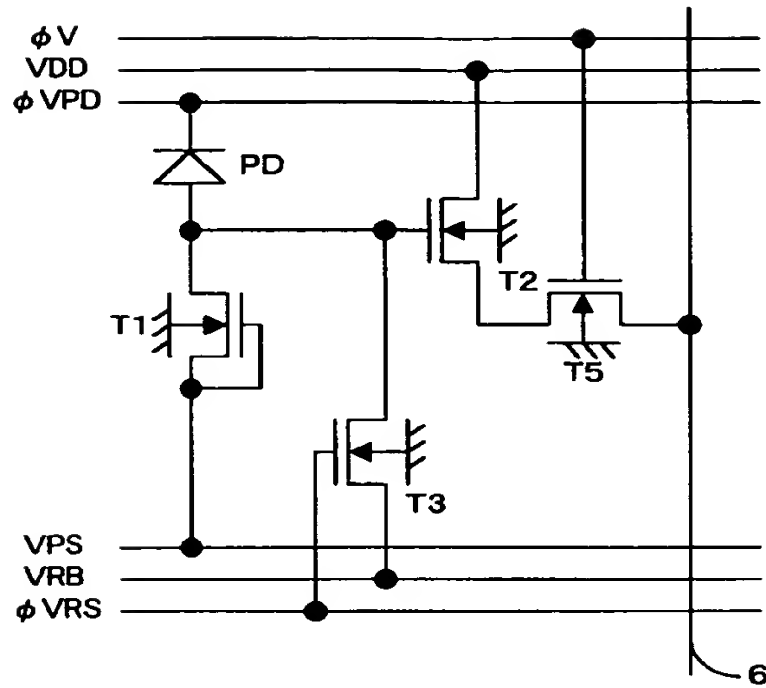
【図 10】



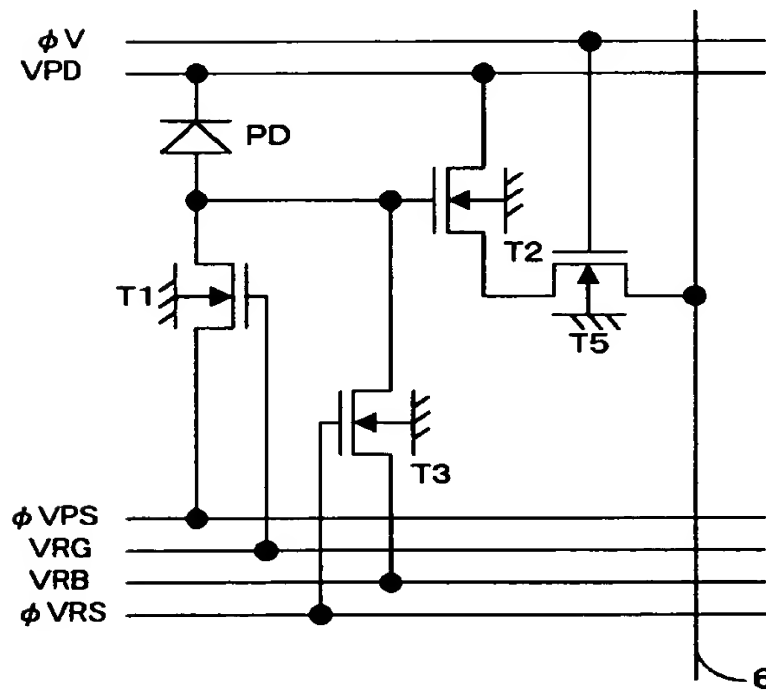
【図 1 1】



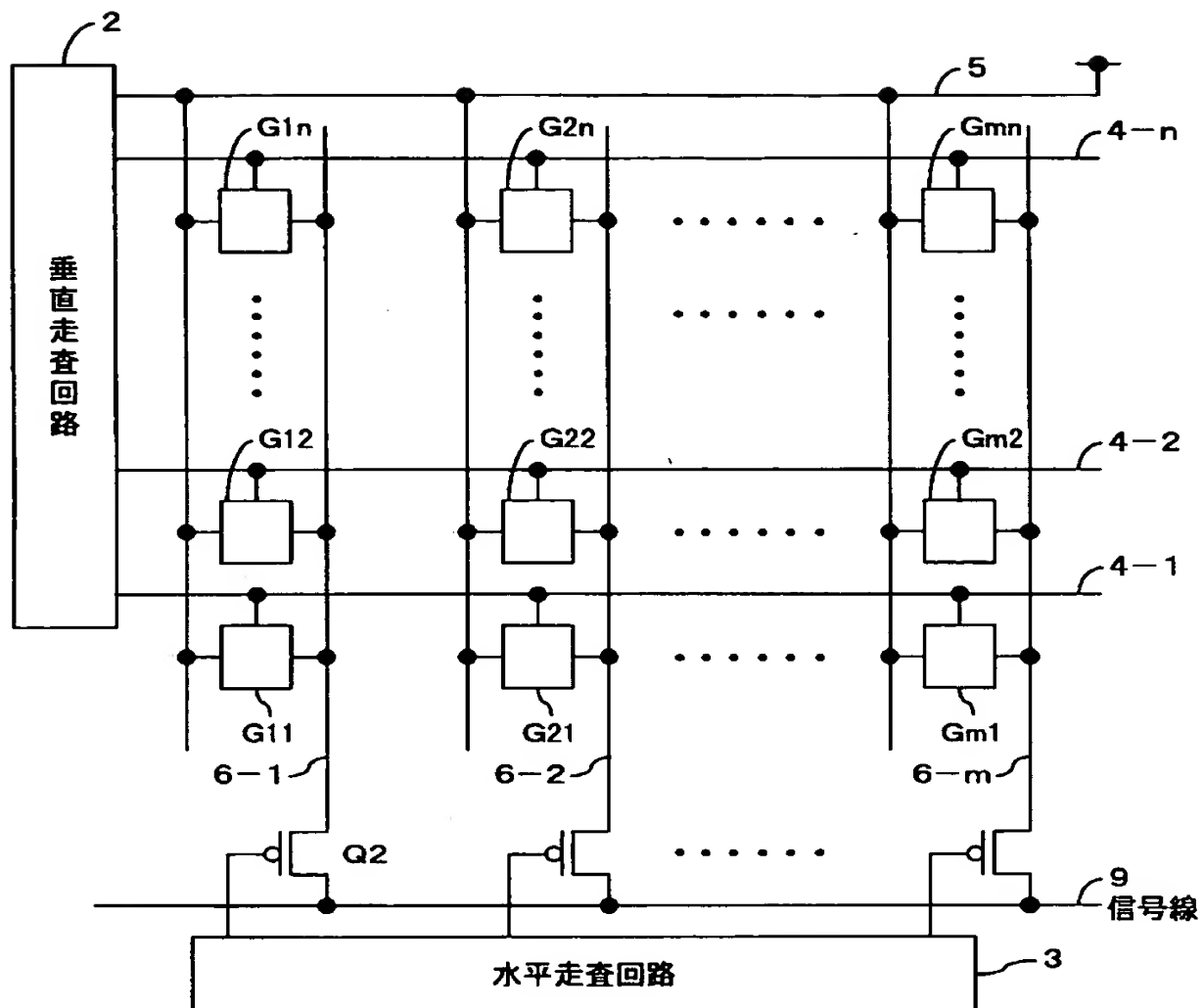
【図 1 4】



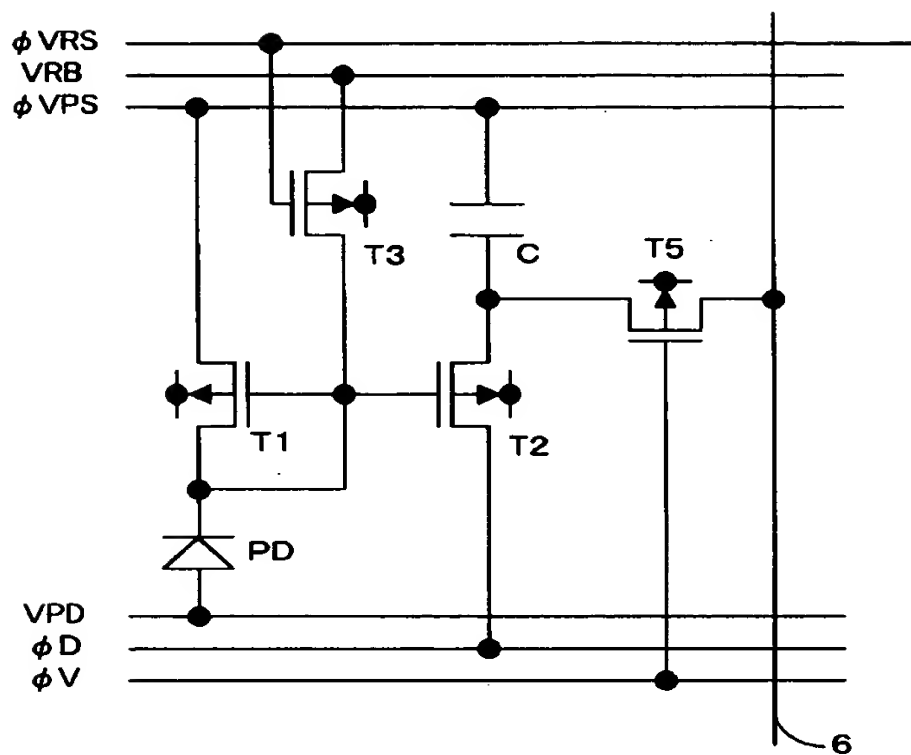
【図 1 5】



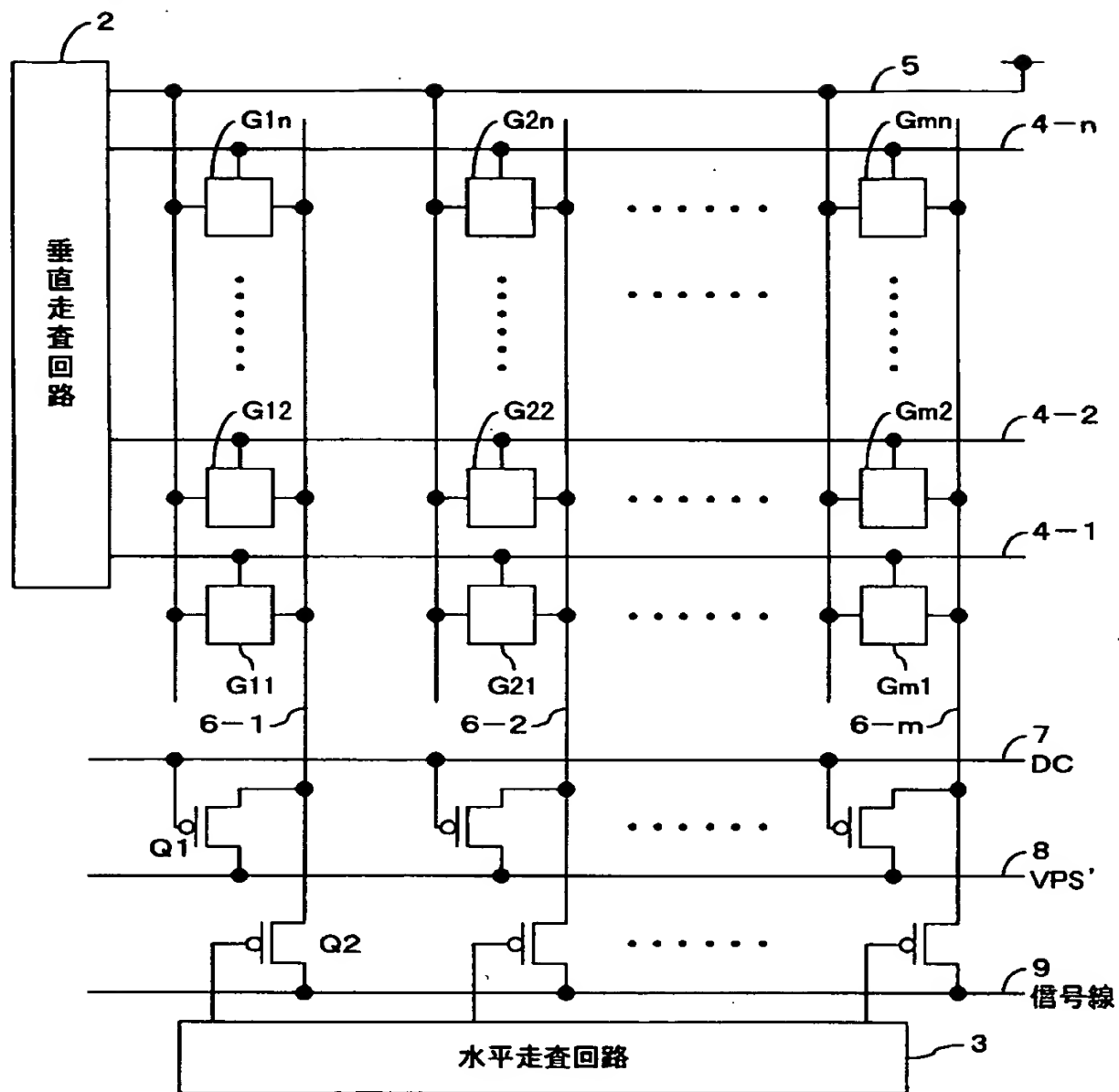
【図 1 6】



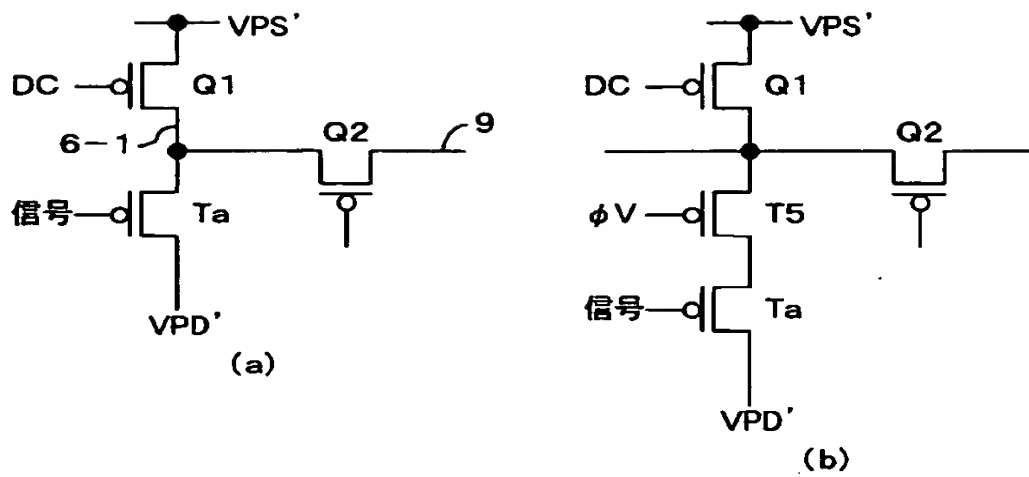
【図 1 7】



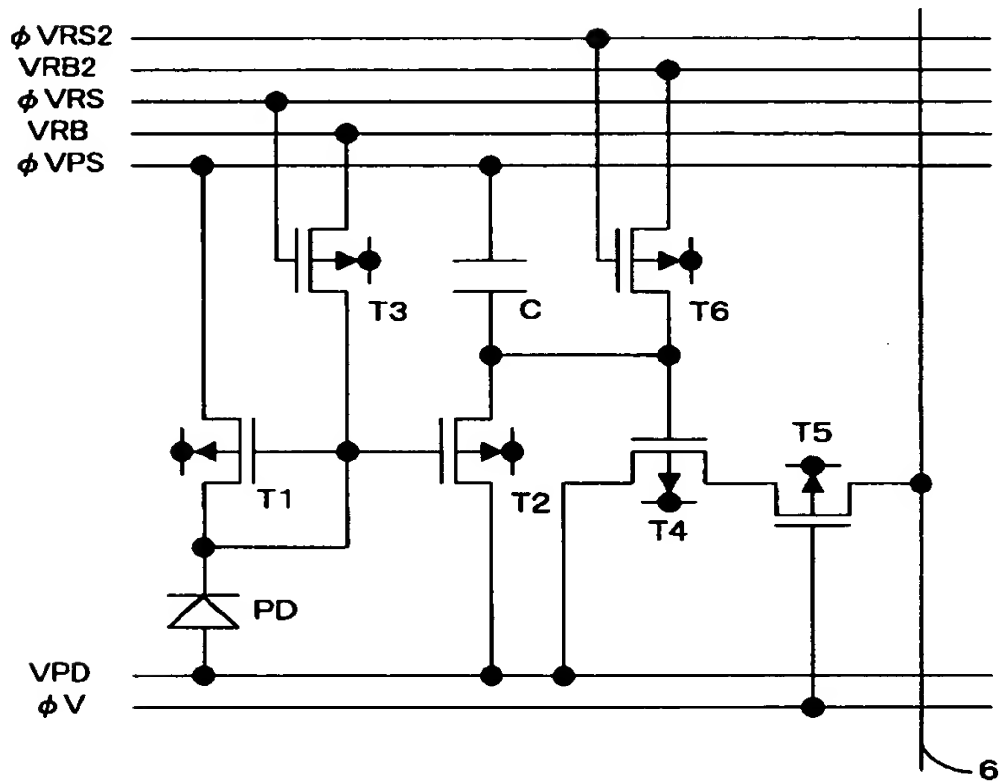
【図 1 8】



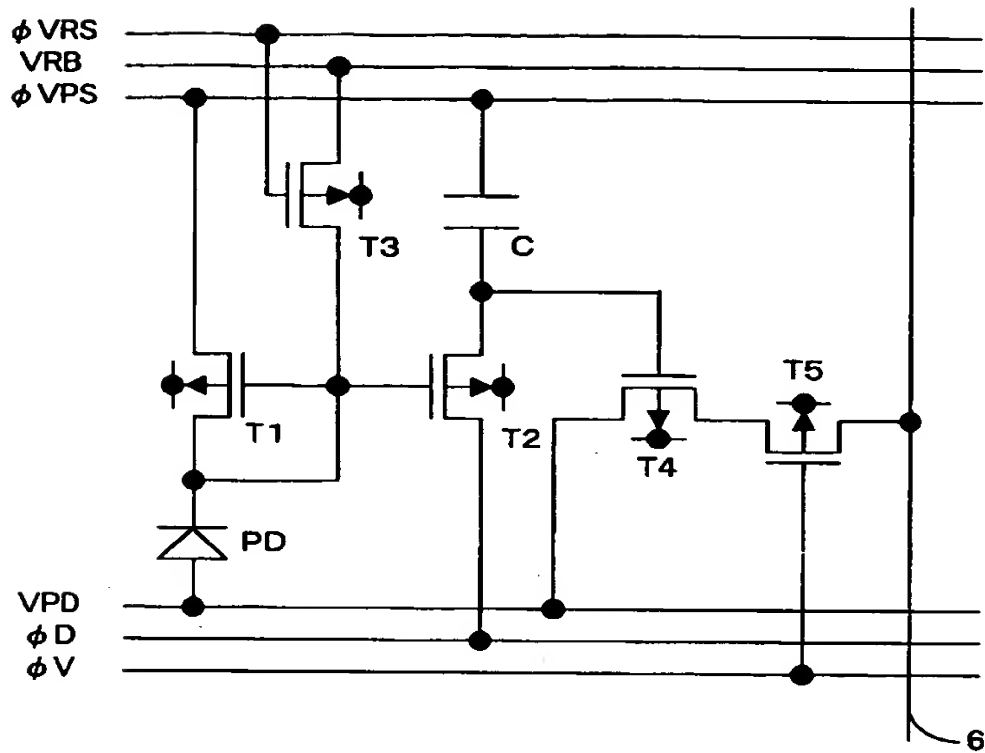
【図 1 9】



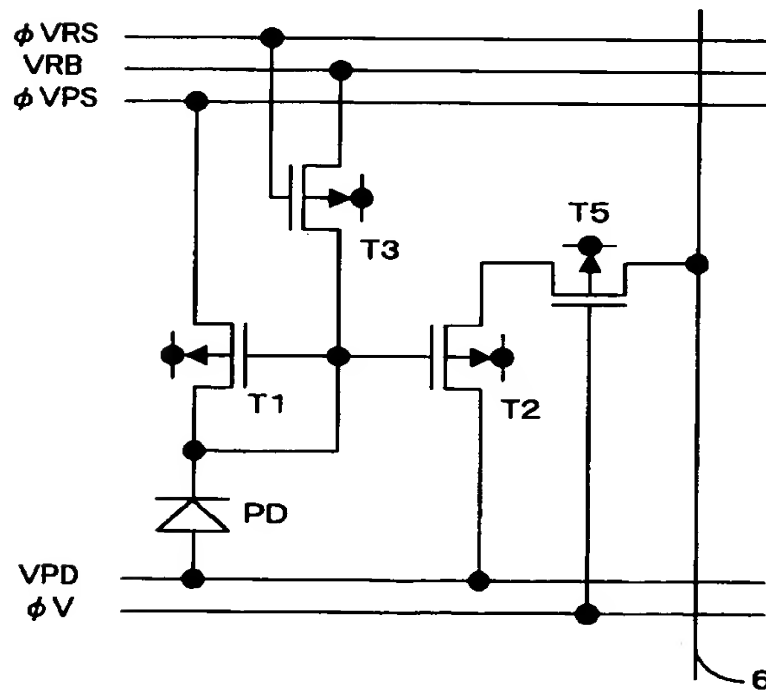
【図 2 0】



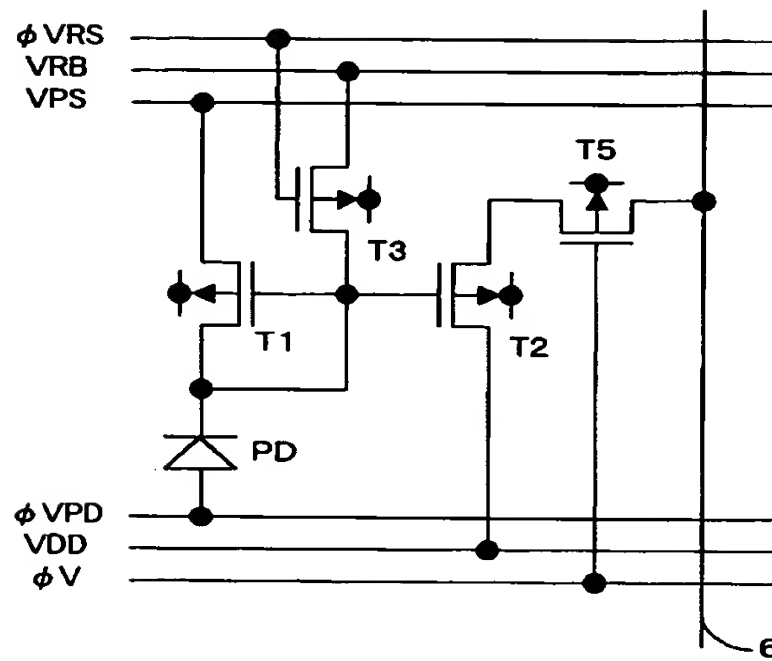
【図 2 1】



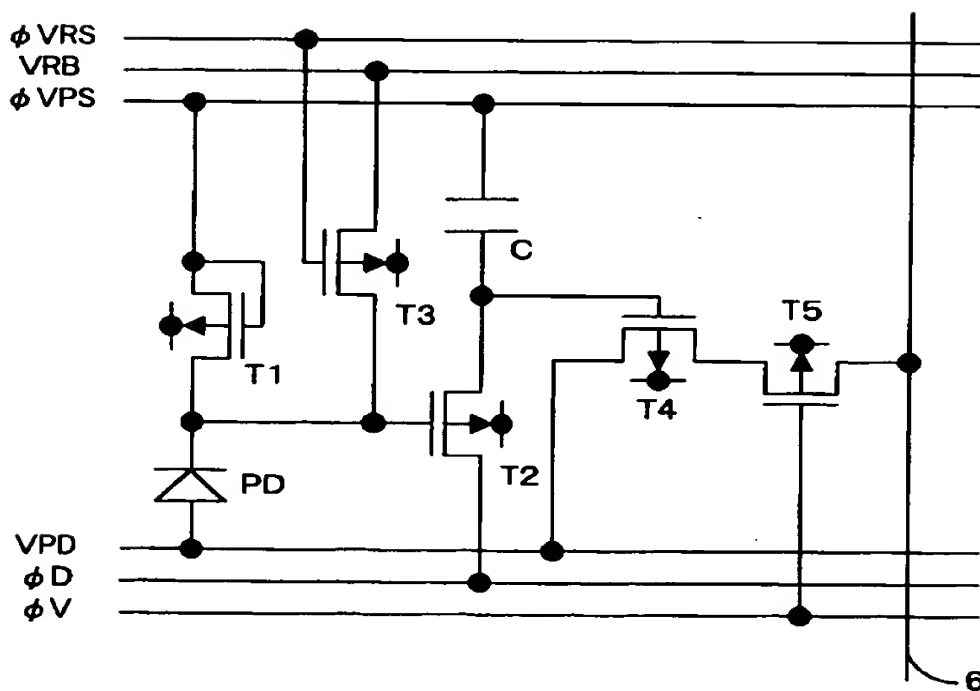
【図 2 2】



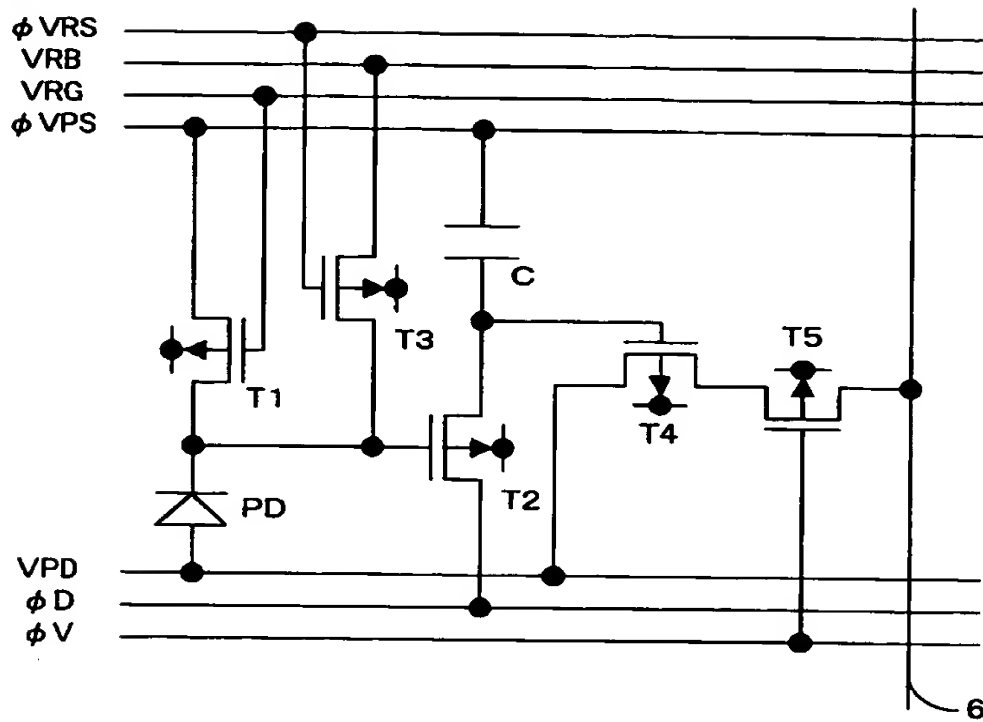
【図 2 3】



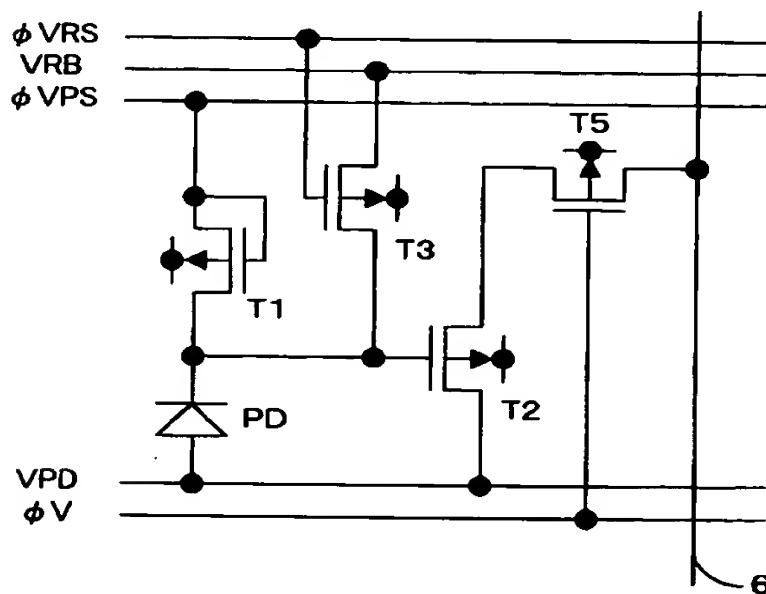
【図 2 4】



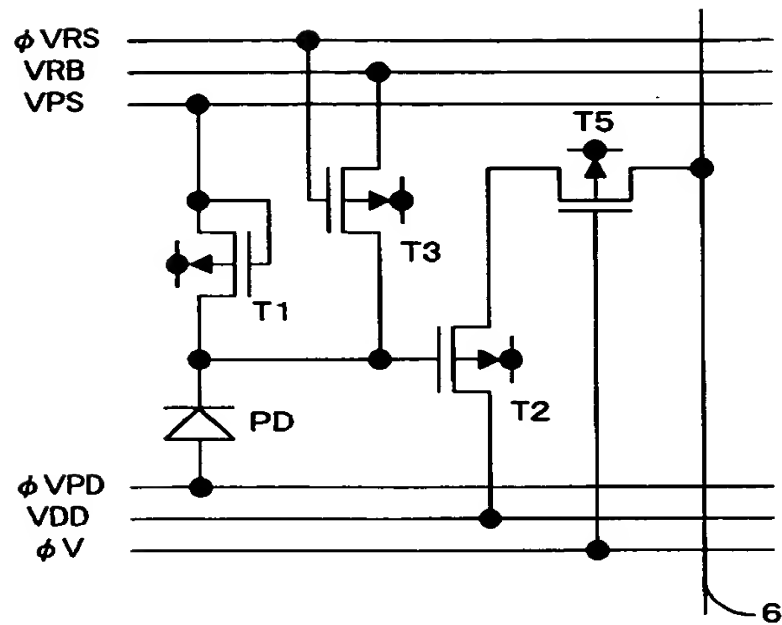
【図 2 5】



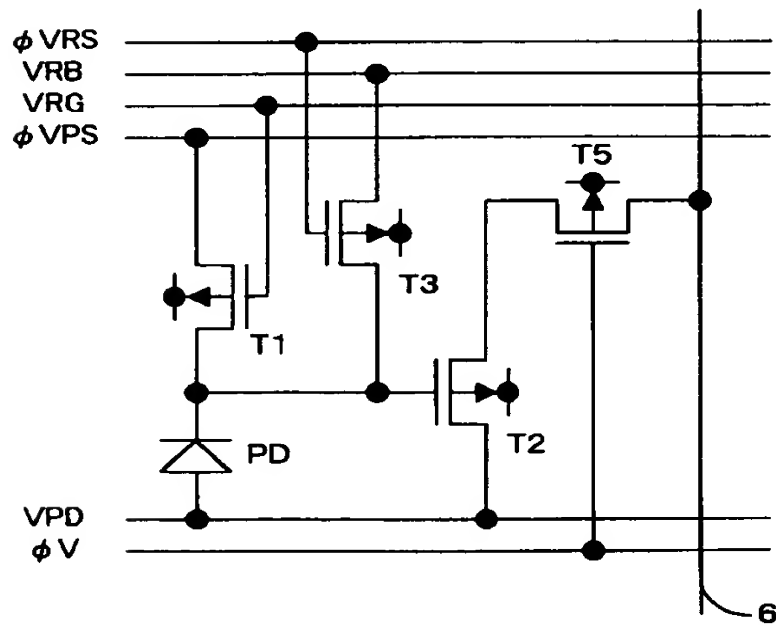
【図 2 6】



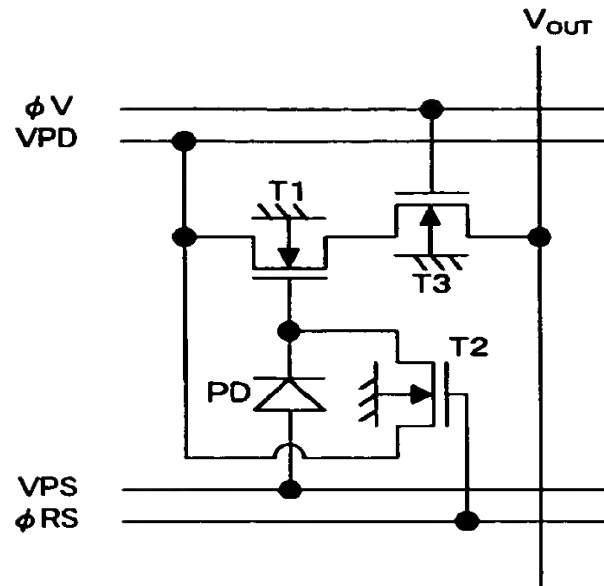
【図 2 7】



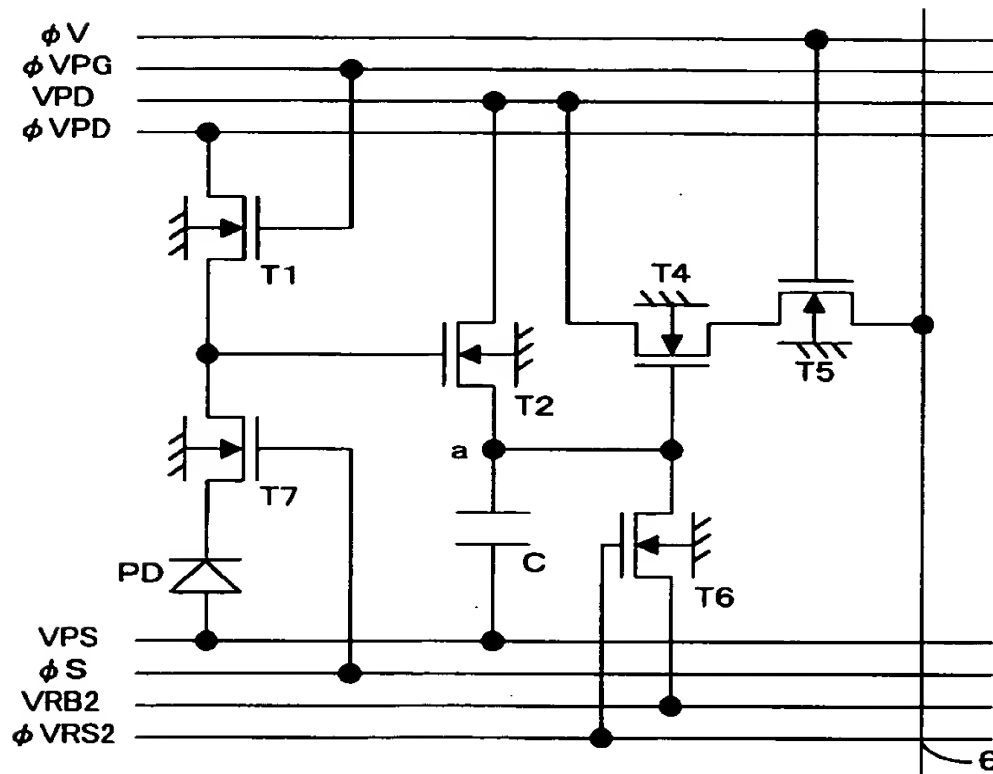
【図 2 8】



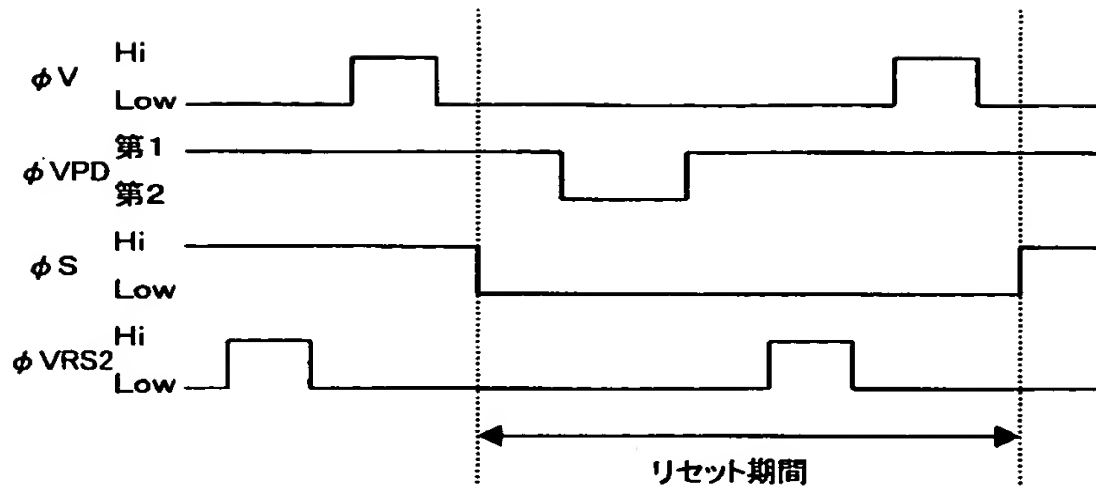
【図 2 9】



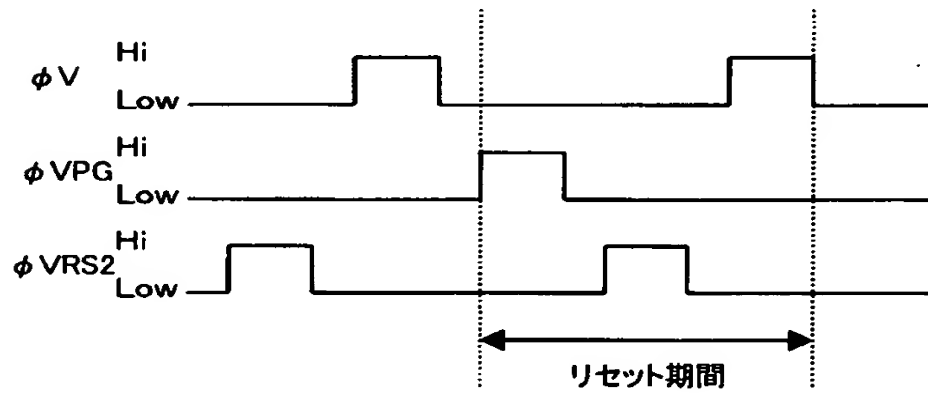
【図 3 0】



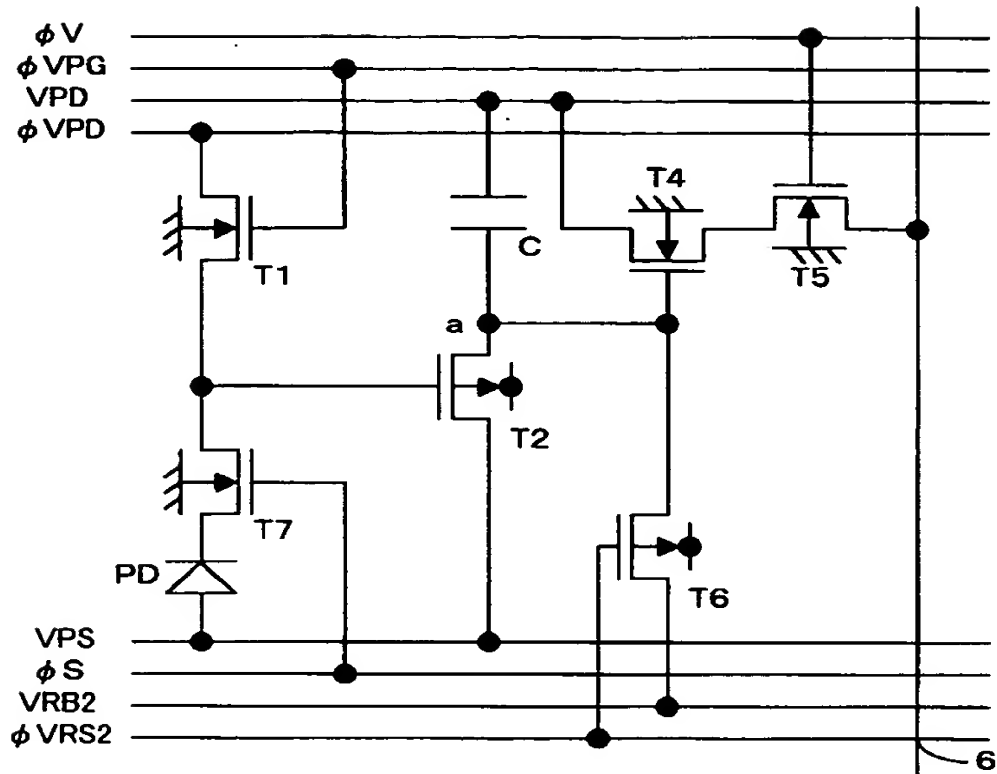
【図 3 1】



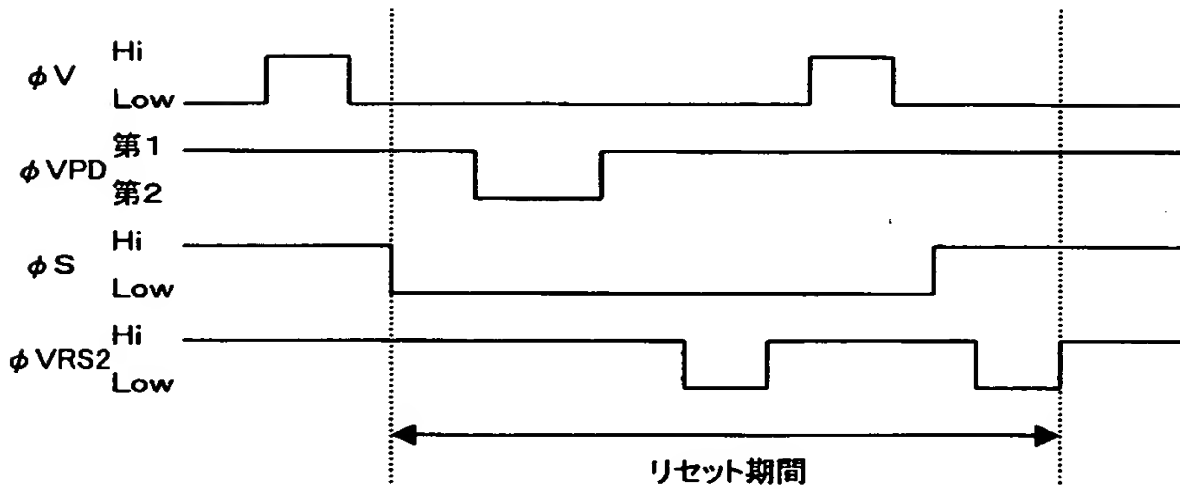
【図 3 2】



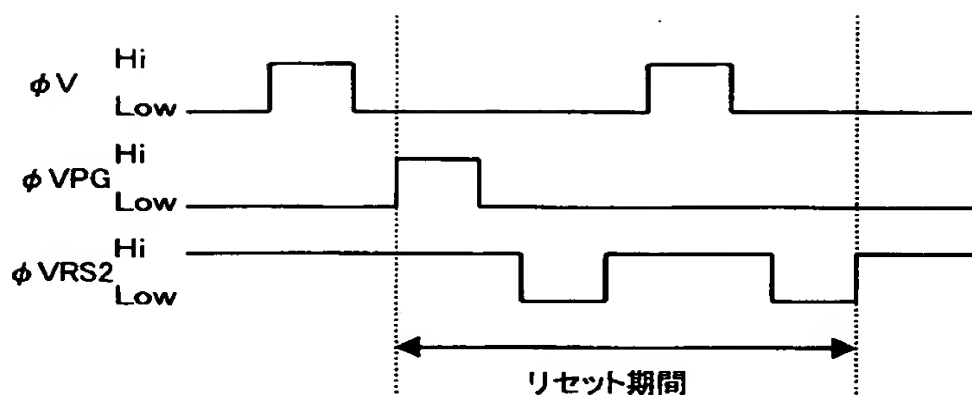
【図 3 3】



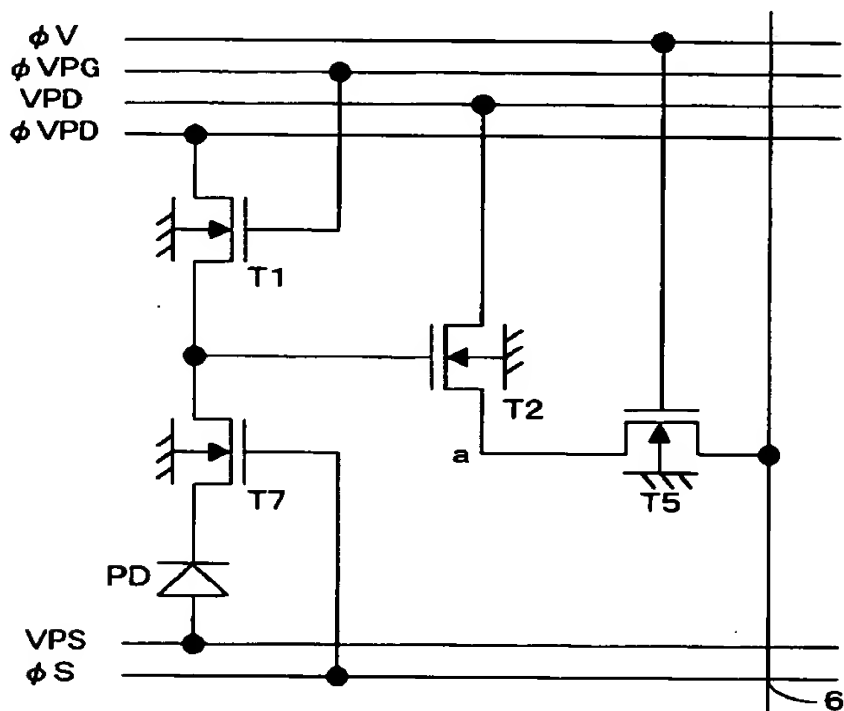
【図 3 4】



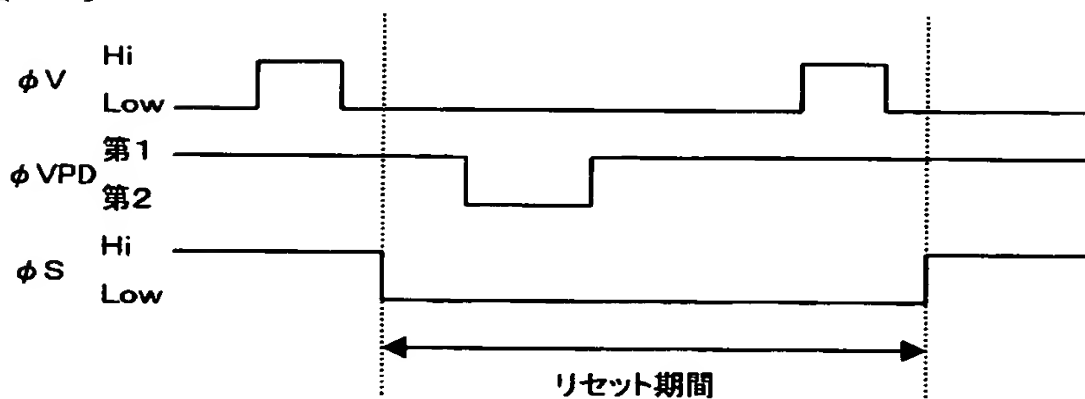
【図 3 5】



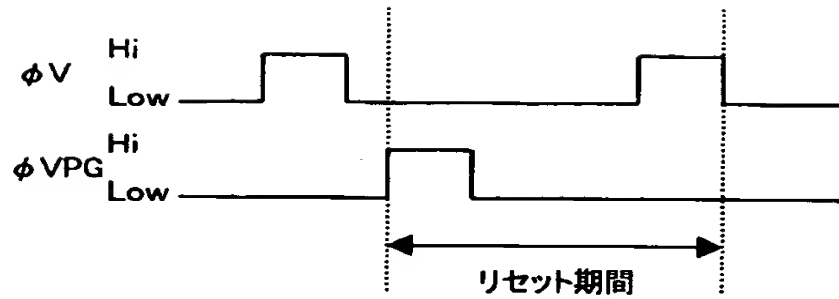
【図 3 6】



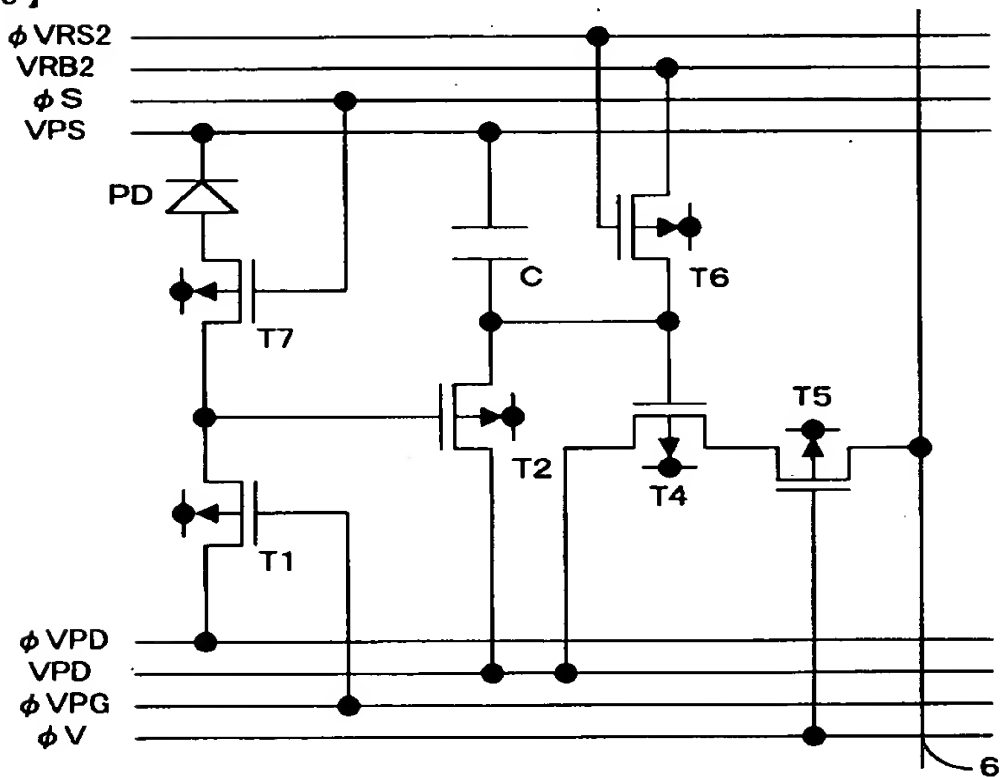
【図 3 7】



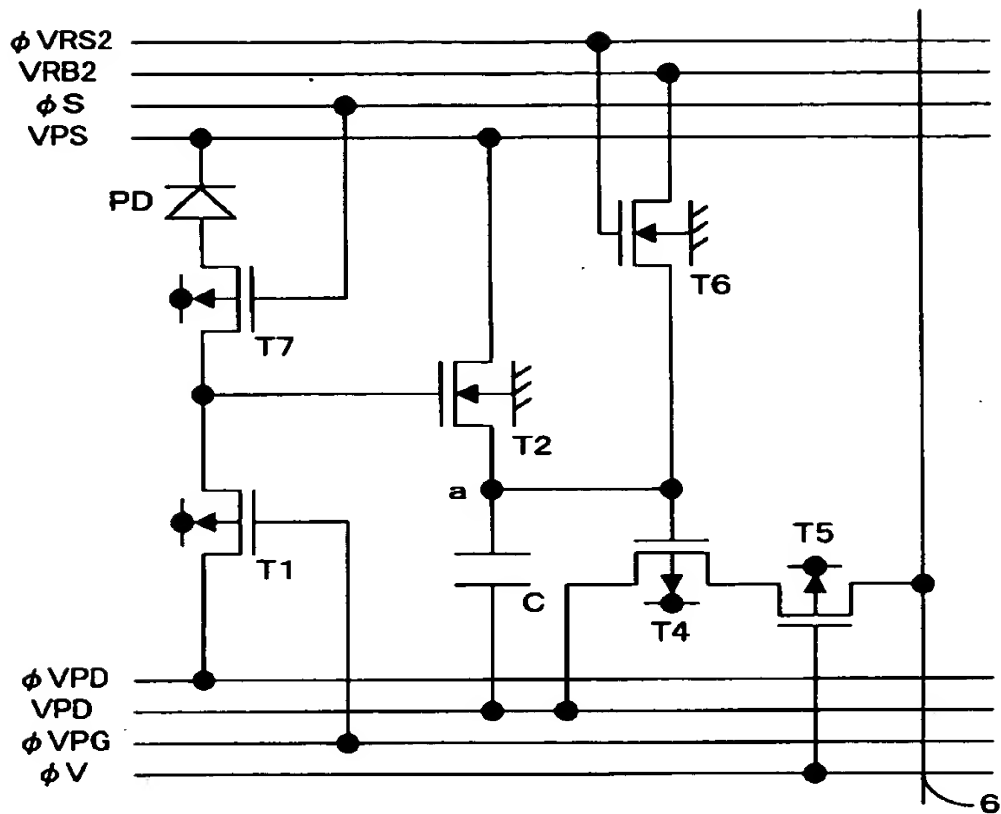
【図 3 8】



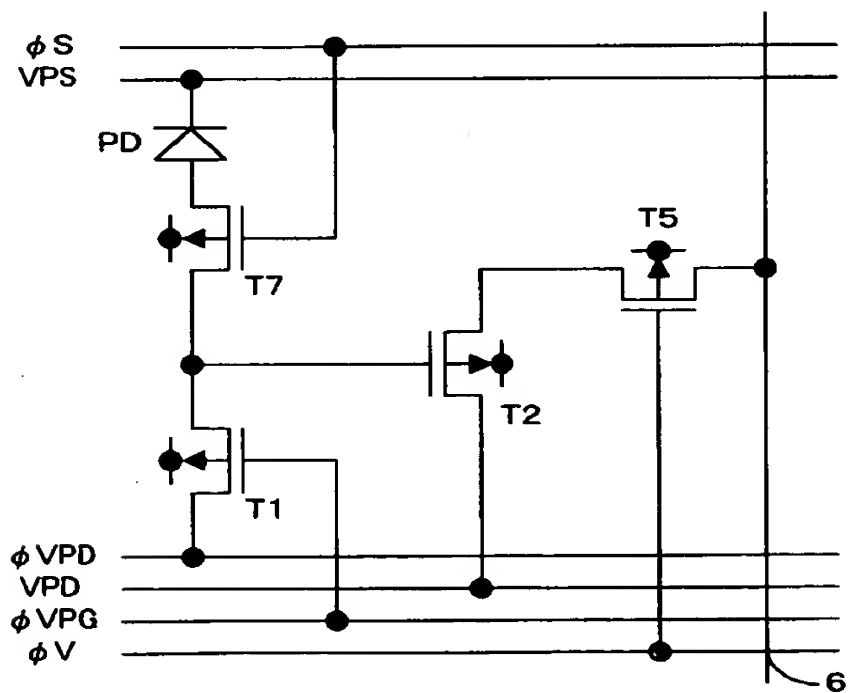
【図 3 9】



【図 4 0】



【図 4 1】



【書類名】 要約書

【要約】

【課題】本発明は、ダイナミックレンジの広い状態とダイナミックレンジの狭い状態との切換が可能な固体撮像装置を提供することを目的とする。

【解決手段】フォトダイオードPDに入射されることによって発生する光電流（電気信号）によって、MOSトランジスタT1、T2のゲート電圧を上昇させ、このゲート電圧に応じた電流がトランジスタT2を介してキャパシタCに流れ、接続ノードaの電圧が変遷する。このとき、MOSトランジスタT1のソースに印加する電圧 ϕ VPSを調整して、MOSトランジスタT1が閾値以下のサブスレッショルド領域で動作するとき、接続ノードaの電圧が前記光電流に対して自然対数的に変化する。又、MOSトランジスタT1のソースに印加する電圧 ϕ VPSを直流電圧VPDと略等しくすることによって、接続ノードaの電圧が前記光電流に対して線形的に変化する。

【選択図】 図2

認定・付加情報

特許出願の番号	平成11年 特許願 第278357号
受付番号	59900955510
書類名	特許願
担当官	第五担当上席 0094
作成日	平成11年10月 6日

<認定情報・付加情報>

【提出日】	平成11年 9月30日
-------	-------------

出 願 人 履 歴 情 報

識別番号 [000006079]

1. 変更年月日 1994年 7月20日
[変更理由] 名称変更
住 所 大阪府大阪市中央区安土町二丁目3番13号 大阪国際ビル
氏 名 ミノルタ株式会社